

VŠB – Technická univerzita Ostrava
Fakulta elektrotechniky a informatiky

BAKALÁŘSKÁ PRÁCE

Ostrava 2017

Martin Závodný

VŠB – Technická univerzita Ostrava
Fakulta elektrotechniky a informatiky
Katedra kybernetiky a biomedicínského inženýrství

Přesné číslicové měření teploty s programovatelnou logikou
– laboratorní úloha

Precise Digital Temperature Measurement with
Programmable Logic – Laboratory Exercise

Ostrava 2017

Martin Závodný

VŠB - Technická univerzita Ostrava
Fakulta elektrotechniky a informatiky
Katedra kybernetiky a biomedicínského inženýrství

Zadání bakalářské práce

Student: **Martin Závodný**
Studijní program: **B2649 Elektrotechnika**
Studijní obor: **3901R039 Biomedicínský technik**
Téma: **Přesné číslicové měření teploty s programovatelnou logikou**
- laboratorní úloha
Precise Digital Temperature Measurement with Programmable Logic
- Laboratory Exercise
Jazyk vypracování: **čeština**

Zásady pro vypracování:

1. Seznámení se s principy A/Č převodníků a polovodičových snímačů teploty.
2. Studium návrhových metod FPGA logiky a způsobu komunikace s obvodem ADT7420.
3. Návrh koncepce úlohy pro přesné měření teploty a zejména pro citlivé měření teplotních změn s modulem PmodTMP2 a vývojovou deskou NEXYS 3.
4. Návrh logiky pro laboratorní úlohu s modulem PmodTMP2 v jazyce VHDL.
5. Implementace a oživení navržené logiky pro FPGA řady Spartan-6 na desce NEXYS 3.
6. Vytvoření laboratorní úlohy pro měření signálů s modulem PmodTMP2.
7. Zhodnocení dosažených výsledků.

Seznam doporučené odborné literatury:

- [1] PINKER, Jiří a Martin POUPA. *Číslicové systémy a jazyk VHDL*. 1. vyd. Praha: BEN - technická literatura, 2006. 349 s. ISBN 80-7300-198-5.
- [2] PARNELL, Karen and Nick MEHTA. *Programmable Logic Design Quick Start Handbook*. 4th ed. [s.l.]: Xilinx Inc., 2003. 225 s.
- [3] KAŠÍK, Vladimír. *Programování hradlových polí*. Učební text a návody do cvičení. Ostrava: VŠB-TU Ostrava, 2012.
- [4] ŠŤASTNÝ, Jakub. *FPGA prakticky*. 1.vyd. Praha: BEN - technická literatura, 2010. 199s. ISBN 978-80-7300-261-9.
- [5] KREIDL, Marcel. *Měření teploty: senzory a měřicí obvody*. 1. vyd. Praha: BEN - technická literatura, 2005. 239 s. ISBN 80-7300-145-4.
- [6] RIPKA, Pavel. *Senzory a převodníky*. 1. vyd. Praha: Česká technika - nakladatelství ČVUT, 2005 dotisk. 136 s. ISBN 80-01-03123-3.
- [7] DIGILENT, Inc. *PmodTMP2 - Thermometer/thermostat* [online] Dostupné z: <http://www.digilentinc.com/Products/Detail.cfm?Prod=PMOD-TMP2>.

Formální náležitosti a rozsah bakalářské práce stanoví pokyny pro vypracování zveřejněné na webových stránkách fakulty.

Vedoucí bakalářské práce: **Ing. Vladimír Kašík, Ph.D.**

Datum zadání: 01.09.2015

Datum odevzdání: 28.04.2017



doc. Ing. Jiří Kozíorek, Ph.D.
vedoucí katedry

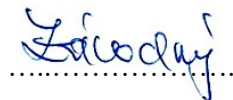


prof. RNDr. Václav Snášel, CSc.
děkan fakulty

Prohlášení

„Prohlašuji, že jsem tuto bakalářskou práci vypracoval samostatně. Uvedl jsem všechny literární prameny a publikace, ze kterých jsem čerpal.“

V Ostravě 2017

A handwritten signature in blue ink, appearing to read "Zdeněk", written over a horizontal dotted line.

podpis autora

Poděkování

Tímto děkuji vedoucímu mé bakalářské práce panu Ing. Vladimíru Kašíkovi, Ph.D. za konzultace, připomínky a nápomocnost při vypracování této bakalářské práce.

Dále děkuji rodičům a celé rodině za jejich podporu při studiu.

Abstrakt

Cílem mé bakalářské práce je navrhnout a realizovat laboratorní úlohu pro přesné měření teploty, zejména pro citlivé měření teplotních změn. Měření probíhá teplotním senzorem ADT7420 pomocí programovatelné logiky FPGA z řady Spartan-6 od firmy Xilinx. Programovatelné hradlové pole je umístěno na vývojové desce Nexys3 od firmy Digilent. Pro měření je použit PmodTMP2, který je připojen přes Pmod konektor. Logika navržená v hradlovém poli komunikuje s teplotním senzorem přes sběrnici I2C. Návrh logiky pro laboratorní úlohu je napsán v jazyce VHDL, ve vývojovém prostředí ISE Design Suite 14.7. Bakalářská práce navíc obsahuje přehled a popis polovodičových senzorů teploty a analogově číslicových převodníků.

Klíčová slova

VHDL, FPGA, Nexys 3, PmodTMP2, ADT7420, měření, teploty

Abstract

The aim of my bachelor thesis is to design and implement a laboratory task for accurate temperature measurement, especially for sensitive measurement of temperature changes. Measurement is carried out using the ADT7420 temperature sensor using the Xilinx Spartan-6. The programmable gate array is located on the Digilent Nexys3 development board. The PmodTMP2, which is connected via the Pmod connector, is used for the measurement of the temperature. The logic designed in the gate array communicates with the temperature sensor via the I2C bus. The logic design for the laboratory task is written in VHDL. In the ISE Design Suite 14.7 development environment. In addition, the bachelor thesis contains an overview and description of semiconductor temperature sensors and analog-to-digital converters.

Key words

VHDL, FPGA, Nexys 3, PmodTMP2, ADT7420, temperature, measurement

Obsah

Seznam ilustrací	1
Seznam tabulek	3
Úvod.....	4
1. Základní pojmy z oboru měření teplot	5
2. Polovodičové snímače teploty.....	7
2.1 Termistory	7
2.2 Polovodičové monokrystalické senzory	8
2.3 Monolitické PN senzory	9
3. Analogově číslicové převodníky	13
3.1 Digitalizace signálů.....	13
3.2 Parametry A/Č převodníku.....	15
3.3 Druhy A/Č převodníků.....	16
4. Použité technické prostředky	18
4.1 Historie programovatelných logických obvodů	18
4.2 FPGA (Field Programmable Logic Array).....	18
4.3 Nexys 3 – Spartan 6	20
4.4 Pmod modul	21
4.5 Teplotní senzor ADT7420.....	21
4.6 Popis sběrnice I ² C	23
5. Návrh koncepce řešení úlohy pro měření teploty.....	26
6. Návrh logiky jazyce VHDL	27
6.1 Komponenta Clock_divider	27
6.2 Komponenta ADT7420	28
6.3 Komponenta Pulse_1ms.....	32
6.4 Komponenta Pulse_500ms.....	33
6.5 Komponenta DISP_7SEG	34
6.6 Komponenta VGA_sync	35
6.7 Komponenta VGA_graph	36
7. Implementace a oživení navržené logiky	37
7.1 Implementace	37

7.2	Oživení	37
8.	Návrh laboratorní úlohy	39
9.	Závěr	42
10.	Použitá literatura	43
11.	Přílohy	45

Seznam ilustrací

Obr. 1 – Porovnání teplotních stupnic [1]	5
Obr. 2 – Voltampérová charakteristika negastoru a pozistoru [5].....	8
Obr. 3 – Uspořádání monokrystalického senzoru teploty [3].....	9
Obr. 4 – Voltampérová charakteristika diody při změně teploty okolí [5].....	9
Obr. 5 – Zapojení tranzistorové diody [3].....	11
Obr. 6 – Dvojice bipolárních tranzistorů, různé hodnoty proudů [4].....	11
Obr. 7 – Proudové zrcadlo, stejné hodnoty proudů [4]	12
Obr. 8 – Konvenční princip A/Č převodu	13
Obr. 9 – Průběh spojitého signálu (vlevo), periodicky navzorkovaný signál (vpravo).....	14
Obr. 10 – Proces kvantování, přiřazení kvantizačních hladin a rozhodovacích úrovní [16].....	14
Obr. 11 – Konvenční dělení převodníku v závislosti rychlosti převodu na rozlišení.....	15
Obr. 12 – Sigma-delta modulátor [18]	17
Obr. 13 – Architektura Xilinx FPGA [ZDOJ – V. Kašík 2. přednáška]	19
Obr. 14 – Digitální vývojová platforma Nexys 3 [11]	20
Obr. 15 – PmodTMP2 [12]	21
Obr. 16 – Funkční blokové schéma senzoru ADT7420	22
Obr. 17 – Koncept rozhraní sběrnice I ² C	24
Obr. 18 – Podmínky zahajující a ukončující datový přenos.....	25
Obr. 19 – Komunikační protokol I ² C pro čtení ze zařízení	25
Obr. 20 – Komunikační protokol I ² C pro zápis do zařízení	25
Obr. 21 – Koncepce úlohy pro měření teploty	26
Obr. 22 – Schéma komponenty clock_divider	27
Obr. 23 – Generická konstanta určující rychlost komunikace	28
Obr. 24 – Schéma komponenty ADT7420.....	28
Obr. 25 – Signály sběrnice I ² C ve stavech restartL, restartR	30
Obr. 26 – Výstupní údaje s naměřenou teplotou.....	30
Obr. 27 – Stavový diagram modulu ADT7420, (modré 1 bitové transakce, červené 8 bitové transakce)	31
Obr. 28 – Schéma komponenty Pulse_1ms.....	32
Obr. 29 – Stavový automat komponenty Pulse_1ms	32

Obr. 30 – Schéma komponenty Pulse_500ms	33
Obr. 31 – Podmínka pro vykonání zápisu při aktivním přepínači pro čtení.....	33
Obr. 32 – Stavový automat komponenty Pulse_500ms	33
Obr. 33 – Schéma komponenty DISP_7SEG	34
Obr. 34 – Sedmi segmentový displej [8].....	34
Obr. 35 – Převodní funkce pro záporné hodnoty	35
Obr. 36 – Schéma komponenty VGA_sync	35
Obr. 37 – Parametry pro rozlišení 800x600	36
Obr. 38 – Schéma komponenty VGA_graph	36
Obr. 39 – Implementace navržené logiky a oznámení o správnosti návržení	37
Obr. 40 – Nahrání konfiguračního souboru do paměti, Digilent Adept.....	38
Obr. 41 – Kompletní zapojení vývojového přípravku.....	38
Obr. 42 – Zachycení grafického rozhraní 16 bitového (vlevo) a 13 bitového režimu	39
Obr. 43 – Zachycení teploty odpovídající 22,275 °C (13 bit), 22,406 °C (16 bit).....	40

Seznam tabulek

Tab. 1 – Registry senzoru ADT7420	22
Tab. 2 – Základní pojmy sběrnice I ² C.....	23
Tab. 3 – Komunikační režimy sběrnice I ² C.	23
Tab. 4 – Kombinace přepínačů pro zápis rozdílných režimů do registru.....	29

Úvod

Programovatelná hradlová pole jsou nejvýkonnějším představitelem logických obvodů. Jejich uplatnění dnes směřuje do mnoha odvětví digitální techniky, kde je kladen důraz na vysoký výpočetní výkon, vysokorychlostní komunikaci s možností rekonfigurace návrhu. Rozhodování o použití FPGA nebo mikroprocesoru závisí na požadavcích cílové aplikace. FPGA najde své využití v aplikacích, kde lze výpočetní procesy rozdělit do více paralelně se opakujících výpočetních úloh. Naopak jejich využití není vhodné pro procesy, které obsahují složité rozhodovací stromy s velkým počtem podmínek.

Má bakalářská práce se zabývá popisem návrhu a realizace laboratorní úlohy pro přesné číslicové měření teploty za použití přípravku Nexys3 a PmodTMP2 firmy *Digilent*. Požadavky jsou kladeny na měření citlivých teplotních změn a přehledné vyobrazení těchto veličin.

První kapitolu jsem stručně věnoval základním pojmům z oboru měření teplot. Druhá kapitola zaobírá popis a rozdělení polovodičových senzorů teploty. Třetí kapitola je věnována digitalizaci signálu a popisu jednotlivých typů a vlastností A/Č převodníků. Čtvrtá kapitola slouží pro seznámení se s použitým hardwarem. Ten zahrnuje desku Nexys3 a Pmod modul obsahující senzor ADT7420. Jsou rozebrány možnosti nastavení teplotního senzoru a způsob komunikace s okolím, který zajišťuje sériová sběrnice I2C. Šestáým bodem je předběžný návrh vytvoření rozhraní pro absolvování laboratorní úlohy. Ten následuje návrh logiky v jazyce VHDL pro obsluhu Nexys3 a jeho periférií, včetně teplotního senzoru. Mezi poslední body patří implementace a oživení navržené logiky a následné navržení laboratorní úlohy.

1. Základní pojmy z oboru měření teplot

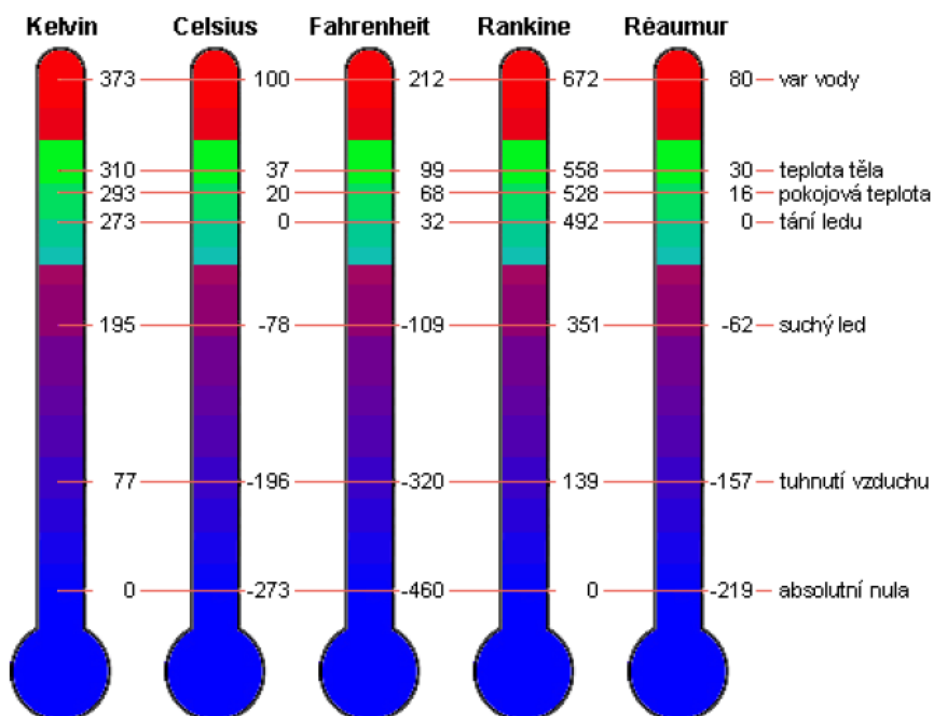
Teplota, značka T , je termodynamická stavová veličina, která patří mezi základní veličiny SI soustavy. Termodynamika je oborem zabývající se podmínkami vzájemných přeměn mechanické a tepelné energie, která stojí na termodynamických zákonech neboli principech.

Subjektivně můžeme teplotu chápat jako vjem chladu či tepla, to je však jen neuspořádaný způsob předávání energie. Ve své podstatě se jedná o míru kinetické energie pohybu atomů a molekul, které do sebe narážejí se změnou rychlosti pohybu v čase.

Teplota je jedna z mála veličin, která se nedá měřit přímo. Pro její stanovení se využívá jiných fyzikálních veličin. Jedná se o takové fyzikální jevy, u nichž lze závislost veličiny vyjádřit teplotní stupnicí. Například teplotní roztažnosti látek nebo teplotní závislosti odporu u kovových odporových či polovodičových senzorů. Za nejnižší bod se pokládá termodynamická nula (0 K), neboli absolutní nula, při které ustává veškerý pohyb částic.

Termodynamická stupnice

Někdy také označována jako Kelvinova stupnice. Její počátek leží v absolutní nule, avšak je definována na základě trojného bodu vody. Jedná se o teplotu odpovídající rovnovážné koexistenci tří fází vody (led, voda a sytá vodní pára). Tato teplota tvoří základní definiční bod, který odpovídá hodnotě 273,16 K.



Obr. 1 – Porovnání teplotních stupnic [1]

Jednotky jednotlivých stupnic:

°C – stupeň Celsia

K – Kelvin

°F – stupeň Fahrenheita

°Rank – stupeň Rankina

°R – stupeň Réaumura

Celsiova stupnice

Je odvozena z termodynamické stupnice s posunem o teplotu 273,15 K. Takové odvození odpovídá hodnotě o 0,01 K nižší, než je teplota trojného bodu vody. Celsiova stupnice zahrnuje dva referenční body, ze kterých vycházíme. Jedná se o bod varu chemicky čisté vody odpovídající hodnotě 100 °C a jejího ledu při tlaku 101 325 Pa odpovídající hodnotě 0 °C. Úsek mezi těmito referenčními body je rozdělen na 100 stejných dílů (hodnota stupně).

Fahrenheitova stupnice

Používá se v některých státech místo Celsiovy teplotní stupnice. Základním bodem této stupnice je teplotní stav směsi vody, ledu a salmiaku. Jednalo se o nejnižší teplotu, které se podařilo Fahrenheitovi dosáhnout a přiřadil ji hodnotu 0 °F.

Terminologie

Pro zařízení používané k snímání různých fyzikálních veličin se přiřadilo mnoho pojmů, jako jsou snímač, čidlo, senzor apod. Pojem senzor teploty je ekvivalentem pojmu snímač teploty (konstrukční část obsahující čidlo) nebo čidlo teploty (část snímače převádějící teplotu na jinou fyzikální veličinu). Senzor je funkčním prvkem, který tvoří vstupní blok měřicího řetězce a je v přímém kontaktu s měřeným prostředím.

2. Polovodičové snímače teploty

Teplota je fyzikální veličinou, velmi bohatou na možnosti a způsoby jejího měření. Existuje celá řada možného dělení snímačů teploty např. podle fyzikálního principu, rozsahu teploty nebo výstupní veličiny předváděnou na teplotu. Konkrétně u polovodičových snímačů teploty je důležitou vlastností koncentrace nosičů elektrického náboje v závislosti na teplotě.

Rozdělení dotykových snímačů teploty z hlediska fyzikálního principu:

- Elektrické (odporové kovové, odporové polovodičové, polovodičové s PN přechodem, termoelektrické, krystalové...)
- Dilatační (kapalinové, plynové, parní a bimetalové...)
- Speciální (akustické, šumové, magnetické, tekuté krystaly ...)

Z rozdělení dle fyzikálního principu patří polovodičové teplotní snímače mezi elektrické snímače teploty. V elektrických snímačích je teplota převáděna na elektrickou veličinu, která je následně zpracována a vyhodnocena elektrických obvody teplotoměru.

Konkrétní rozdělení polovodičových snímačů teploty:

- Polovodičové odporové senzory teploty
 - Polykrystalické senzory (termistory)
 - NTC termistory
 - PTC termistory
 - Monokrystalické senzory
- Monolitické PN senzory teploty
 - Diodové PN senzory
 - Tranzistorové PN senzory
 - Monolitické (integrované) PN senzory

2.1 Termistory

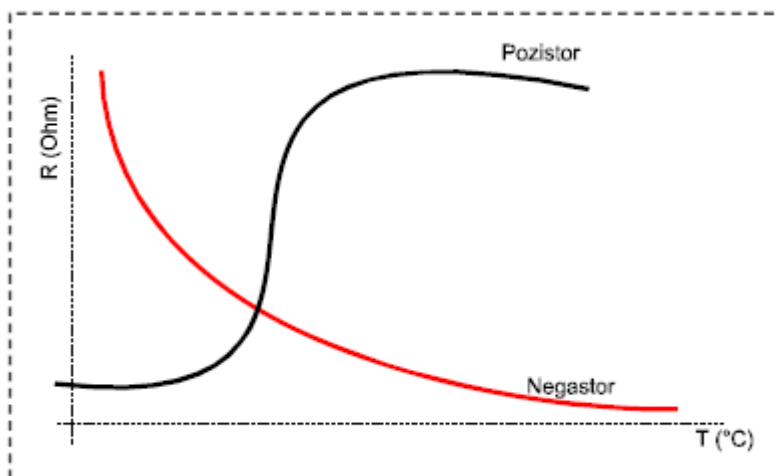
Jedná se o teplotně závislý odpor, který se dělí dle struktury na amorfnní a polykrystalické. Pro zhotovení se využívá polovodičových feroelektrických keramických materiálů. Díky keramické technologii nabývají termistory mnoha prostorově stabilních stavů (disku, destičky, kapky, válečku)

Mezi výhody termistorů patří velká teplotní citlivost, menší rozměry, velká škála rozsahu měřitelné teploty, jednoduchý převod odporu na proud nebo napětí. Naopak jeho nevýhodou je nelineární charakteristika. Podle kladného nebo záporného teplotního součinitele dělíme termistory na PTC (pozistory) a NTC (negastory).

NTC

Podstatou negastorů je fakt, že s rostoucí teplotou se koncentrace nosičů náboje zvyšuje, čímž dochází ke snižování jeho odporu, viz (Obr. 2). Výroba negastorů je spjata s práškovou technologií, kde se vylisované senzory zpevňují spékáním za vysoké teploty. Mezi použité materiály

se řadí kysličníky kovů jako je kysličník chromu, kobaltu, mědi, železa, manganu a dalších. Teplotní rozsahy běžných negastorů se pohybují v rozmezí od $-50\text{ }^{\circ}\text{C}$ do $150\text{ }^{\circ}\text{C}$



Obr. 2 – Voltampérová charakteristika negastoru a pozistoru [5]

PTC

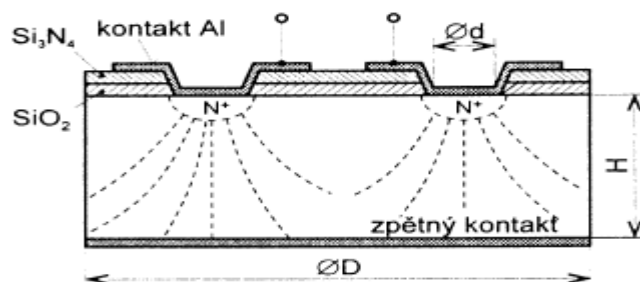
Výroba pozistorů souvisí s polykrystalickou feroelektrickou keramikou (např. titaničitan barnatý). Odpor pozistoru se stoupající teplotou mírně klesá, viz (Obr. 2). U pozistoru dochází ke strmému nárůstu jeho odporu až od Curieovi teploty, a to hned o několik řádů. Jedná se o spínací teplotu, která se pohybuje v rozmezí od $60\text{ }^{\circ}\text{C}$ do $180\text{ }^{\circ}\text{C}$, dle použitého materiálu. Poté jeho teplota rezistivita opět mírně klesá.

2.2 Polovodičové monokrystalické senzory

Pro výrobu polovodičových monokrystalických senzorů se používají materiály z křemíku, germania, india včetně sloučenin těchto prvků. V průmyslové praxi jsou nejpoužívanější křemíkové senzory teploty v rozsahu od $-50\text{ }^{\circ}\text{C}$ až $150\text{ }^{\circ}\text{C}$.

Monokrystalické Si senzory

Senzor je založen na nevlastním polovodiči typu N s dominantní elektronovou vodivostí. Měrný odpor při $25\text{ }^{\circ}\text{C}$ se odvíjí podle dotační koncentrace od 0,5 až 15-20 (Ohm.cm). Se zvyšující se teplotou dochází k rozptylu nosičů náboje, což způsobí jejich menší pohyblivost a rezistivita dotovaného polovodiče narůstá.



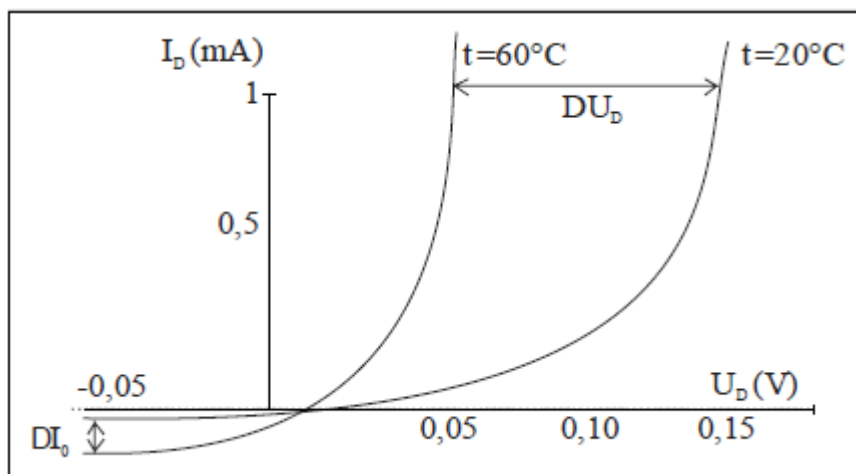
Obr. 3 – Uspořádání monokrystalického senzoru teploty [3]

2.3 Monolitické PN senzory

Nejběžnější variantou integrovaných monolitických teplotních senzorů je teplotní závislost napětí PN přechodu v propustném směru. Typickým teplotním rozsahem pro integrované teplotní senzory je teplota od -55 °C do 150 °C s nejistotou měření pohybující se v rozsahu 0,5 % až 2 %.

Diodové PN senzory

Polovodičové materiály jako křemík nebo germanium mají při nízké teplotě velmi malou vodivost, která je způsobena tím, že jejich elektrony jsou vázány jako valenční v krystalové mřížce. Se zvyšující se teplotou se zvyšuje jejich energie, která jim umožňuje překonat bariéru valenční oblasti a přechodu do oblasti vodivé.



Obr. 4 – Voltampérová charakteristika diody při změně teploty okolí [5]

Se zvyšující se teplotou okolí se zmenšuje napětí ΔU_D na přechodu v propustné oblasti, a naopak zvětšuje zbytkový proud ΔI_D v oblasti závěrné viz (Obr. 4).

Ze Schockeyovy rovnice (1.1)

$$I_D = I_S \left(e^{\frac{U_D}{mU_T}} - 1 \right) \quad (1.1)$$

vyplývá vztah (1.2)

$$U_D = mU_T \ln\left(\frac{I_D}{I_S} + 1\right) \quad (1.2)$$

$$U_T = \frac{kT}{e},$$

kde

- U_D je napětí na PN přechodu diody v propustném směru,
- I_S saturační proud PN přechodu diody v závěrném směru,
- I_D saturační proud PN přechodu diody v propustném směru,
- m rekombinační koeficient polovodiče ($1 \leq m \leq 2$),
- U_T teplotní napětí ($J \cdot C^{-1}$),
- k Boltzmannova konstanta $k = 1,38 \cdot 10^{-23} J \cdot K^{-1}$,
- T termodynamická teplota,
- e elementární náboj.

Pro teplotní závislost saturačního proudu platí (1.3)

$$I_S = AT^n e^{\frac{U_{g0}}{U_T}}, \quad (1.3)$$

kde

- A je technologická konstanta,
- n koeficient teplotní závislosti pohyblivosti minoritních nosičů ($1,5 \leq n \leq 3$),
- U_{g0} napětí zakázaného pásu polovodiče extrapolovaného pro teplotu 0 K
(pro Si je $U_{g0} = 205 \text{ mV}$)

Vzhledem k tomu, že poměr $I_D/I_S \gg 1$, vyplývá z rovnice ze vztahu (1.2)

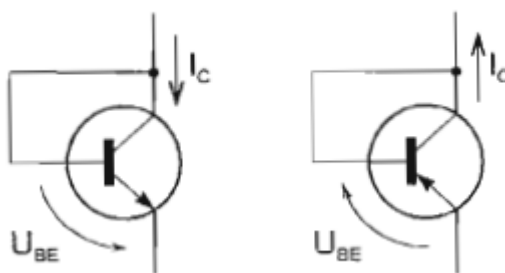
$$U_D = mU_T \ln \frac{I_D}{I_S}. \quad (1.4)$$

Tranzistorové PN senzory

Obdobně jako diodové PN senzory se i zde vychází z teplotní závislosti přechodu, tentokrát se jedná o bázi-emitor v propustném směru. Při zapojení tzv. tranzistorové diody (Obr. 5) je rekombinační

koeficient $m = 1$ a není závislý na proudu I_C ani na termodynamické teplotě T . Z rovnice (1.4) platí vztah

$$U_{BE} = U_T \ln \frac{I_C}{I_S} \quad (1.5)$$

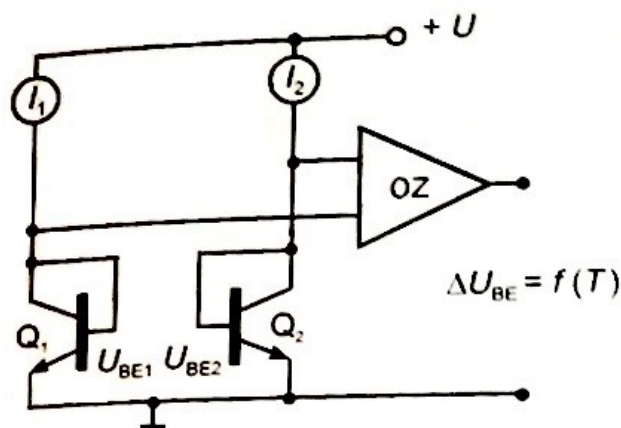


Obr. 5 – Zapojení tranzistorové diody [3]

Monolitické (integrované) PN senzory

V dnešní době existuje celá řada integrovaných teplotních čidel, které jsou uzpůsobeny pro co nejširší oblast použití. Monolitický článek tvoří teplotní snímač (PN přechod) a elektronický obvod, který slouží k vyhodnocení a převedení na teplotní údaj. Tyto obvody se vyrábějí v konfiguraci s proudovým nebo napěťovým výstupem.

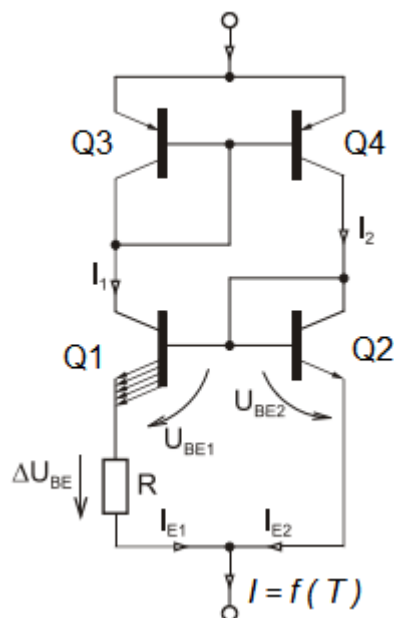
Nejčastěji jsou užívány senzory založené na dvojici bipolárních tranzistorů napájeny z proudových zdrojů viz (Obr. 6). Výhodou takového uspořádání je potlačení teplotního vlivu proudu I_S a oteplení polovodiče ztrátovým výkonem. Kromě technologie bipolární je používána i technologie CMOS nebo CMOS s p-n přechody, případně s bipolárními laterálními tranzistory.



Obr. 6 – Dvojice bipolárních tranzistorů, různé hodnoty proudů [4]

Lepším řešením je tzv. proudové zrcadlo, které je tvořeno tranzistory Q1 a Q2 napájeny shodnými proudy a tranzistory Q3 a Q4 napájenými shodnými proudy (Obr. 7). Proudové zrcadlo má rozdílnou proudovou hustotu emitorových přechodů. Tranzistor Q1 je složen s r -paralelně zapojených

tranzistorů ($r < 20$). Plocha emitorového přechodu S_E každého tranzistoru má stejnou plochu jako plocha emitorového přechodu tranzistoru Q2, protože platí $S_{E1} = r \cdot S_{E2}$. Pro saturační bod tranzistoru obecně platí $I_S = f(S_E)$.



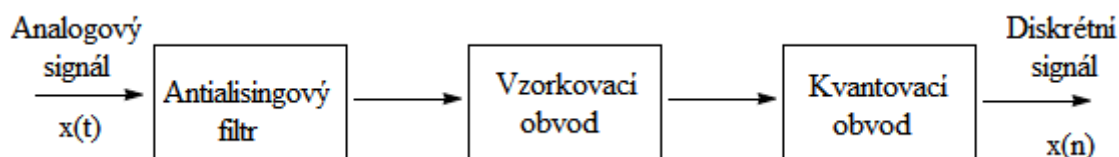
Obr. 7 – Proudové zrcadlo, stejné hodnoty proudů [4]

3. Analogově číslicové převodníky

Analogově číslicový převodník (dále A/Č převodník) je elektronické zařízení, které slouží pro převod spojitého signálu na diskrétní informaci. Existuje možnost dvou realizací, a to odporové nebo integrované provedení. Odporový převodník, který má jisté nevýhody, ale je daleko jednodušší a levnější. Druhá možnost je použití integrovaného převodníku. Toto řešení je daleko profesionálnější.

3.1 Digitalizace signálů

Vstupním signálem je elektrická veličina, ve většině případů se jedná o signál napěťový, méně často o proudový. K převodu spojitého signálu na diskrétní je využito dvou operací. První operací je vzorkování v čase a druhou operací kvantování v amplitudě. Výstupním signálem je z matematického hlediska binární posloupnost.



Obr. 8 – Konvenční princip A/Č převodu

Aliasing

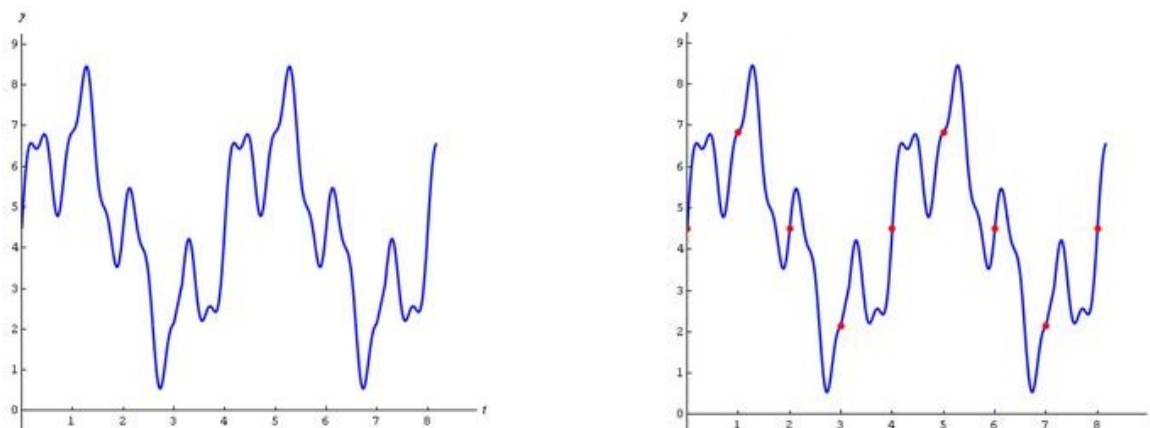
První zmíněnou operací bylo vzorkování, při kterém může dojít k nežádoucímu jevu nazývanému aliasing. Jedná se o stav, kdy vzorkovací frekvence není dostatečně velká k maximální frekvenci zpracovávaného signálu. Aliasingu můžeme předejít dostatečně vysokou vzorkovací frekvencí převodníku nebo umístěním vhodného analogového filtru typu dolní propust, který předřadíme A/Č převodníku. Jedná se o aliasingový filtr. S kombinací vhodného filtru a dostatečně vysokou vzorkovací frekvencí splňujeme podmínky Shannonova teoremu.

$$f_{vz} > 2 \cdot f_{max} \quad (3.1)$$

Jedná se o podmínku, při které při vzorkování nedochází ke ztrátě informace. Věta říká, že spojitý signál, který obsahuje frekvenční složky menší než f_{max} , může být ze vzorků jednoznačně rekonstruován, pokud dosahuje vzorkovací frekvence aspoň dvojnásobné hodnoty maximální frekvence.

Vzorkování

Filtrovaný signál je přiveden na vstup vzorkovacího obvodu. Kontinuálně měnící se analogový signál je rozdělen na časové úseky, ve kterých jsou odebrány hodnoty signálu, vzorky. V praxi je nejčastěji využito vzorkování s pevnou vzorkovací frekvencí nazývané periodické nebo sekvenční, což odpovídá stejným časovým úsekům. Dalšími méně používanými typy vzorkování je adaptivní nebo náhodné. Výstupem vzorkovacího obvodu je pak signál spojitý v hodnotě, ale diskrétní v čase.



Obr. 9 – Průběh spojitého signálu (vlevo), periodicky navzorkovaný signál (vpravo)

Kvantování

Posledním blokem schématu (Obr. 8) je kvantovací obvod do kterého vstupuje navzorkovaný signál. Zde jsou analogové hodnoty převáděny na diskrétní hodnotu zaokrouhlováním nebo krácením na předem definované tzv. kvantizační úrovně. Rozlišovací schopnost A/Č převodníku je určena jeho bitovým číslem, což odpovídá 2^n kvantizačních úrovní, kde n je bitové číslo převodníku. Procesu kvantování připadají rozhodovací úrovně, které jsou v poloviční vzdálenosti mezi jednotlivými kvantizačními úrovněmi. Jestliže jsou rozhodovací úrovně v polovině jednotlivých kvantizačních úrovní jedná se o kvantování lineární. V případě jemnějšího rozložení kvantizačních úrovní např. v oblasti nízkých hodnot signálu a hrubším dělení v oblasti vyšších hodnot označujeme kvantování jako nelineární. Rozdíl hodnoty vstupního analogového signálu s hodnotou přiřazené kvantizační úrovně označujeme jako kvantizační šum.



Obr. 10 – Proces kvantování, přiřazení kvantizačních hladin a rozhodovacích úrovní [16]

Kvantováním dochází k poznamenání původního signálu, jedná se o proces ztrátový a nevratný. Poměrem efektivní hodnoty R_{ef} kvantizačního šumu a efektivní hodnoty S_{ef} užitečného signálu lze vyjádřit činitel kvantizačního zkreslení empirickým vztahem:

$$k = \frac{R_{ef}}{S_{ef}} = \sqrt{\frac{2}{3}} \cdot \frac{1}{n} \quad (3.2)$$

kde n je počet hladin pro kvantovaný signál.

3.2 Parametry A/Č převodníku

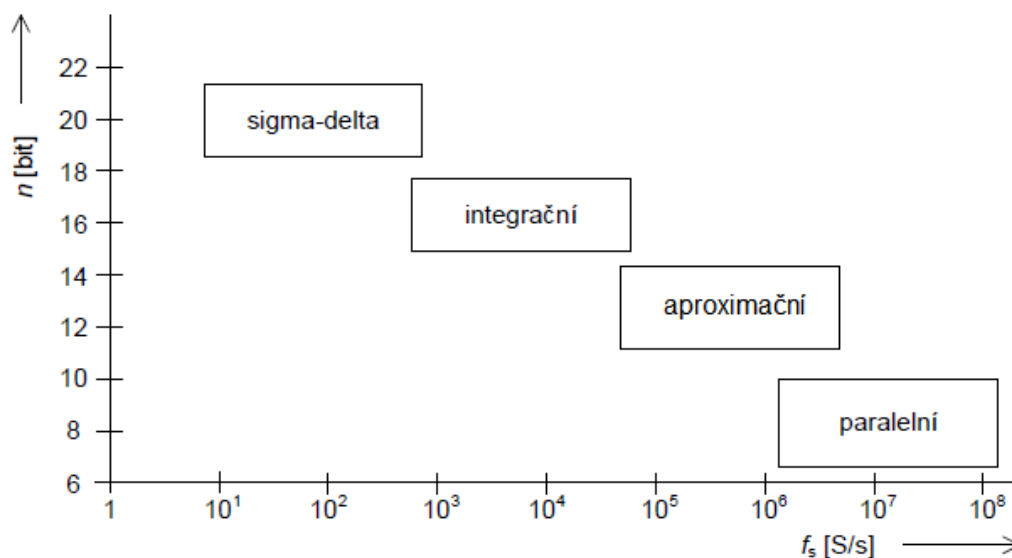
Rozlišujeme statické a dynamické parametry převodníků, které popisují jejich vlastnosti a chování. Dynamické vlastnosti určuje jejich kmitočtové spektrum, zatímco statické parametry jsou určeny převodní charakteristikou.

Základní statické parametry A/Č převodníků:

- Rozlišení převodníku (Resolution)
- Dynamický rozsah (DR – Dynamic Range)
- Odstup signálu od kvantizačního šumu (SNR – Signal to Noise Ratio)
- Chyba nastavení nuly (Offset Error)
- Integrovní a diferenciální nelinearita a další.

Hlavní dynamické parametry A/Č převodníků:

- Doba odběru vzorku (Aperture Time)
- Fázeová nestabilita t_j (Aperture Jiter)
- Poměr šumového výkonu NPR (Noise Power Ration)
- Celkové harmonické zkreslení (Total Harmonic Distortion) a další.



Obr. 11 – Konvenční dělení převodníku v závislosti rychlosti převodu na rozlišení

3.3 Druhy A/Č převodníků

Výběr vhodného převodníku je nejčastěji založen na jeho schopnosti rychlosti převodu nebo rozlišovací schopnosti. Z pravidla platí, že čím vyšší rozlišovací schopností převodník disponuje, tím je snížena rychlost jeho převodu. Rychlost převodu obvykle odpovídá rychlosti vzorkování a je v ní zahrnuta doba od přivedení analogového napětí na vstup převodníku až po výstup platného datového slova.

Převodníky s vyšší rozlišovací schopností, mají své uplatnění při zpracování stejnosměrných nebo pomalu se měnících signálů. Rozlišovací schopnost převodníku je dána $1/2^n$, kde n je počet bitů.

Paralelní převodník

Paralelní převodník je zástupcem nejrychlejšího typu převodníků s nejnižším rozlišením. Důvodem rychlého převodu je soustava paralelních napěťových komparátorů, které zajišťují převod v jednom časovém okamžiku. Vstupní napětí je porovnáváno s referenčním napětím U_{REF} , což určuje překlápění komparátorů. Rychlost převodu se odvíjí pouze od zpoždění signálu v komparátorech a převodníku.

Převodník s postupnou aproximací

Jedná se o nejvýznamnějšího zástupce kompenzačních převodníků. Vstupní hodnota napětí je porovnávána se kompenzačním napětím přivedeným zpětnou vazbou. Tento proces se po krocích opakuje. Počet kroků je roven počtu bitů výstupního slova. Před začátkem převodu nastaví aproximační registr v převodníku MSB na 1, což odpovídá polovině napěťového rozsahu převodníku (polovině referenčního napětí). Například pro 8 bitový převodník jde o hodnotu 1000 0000. V případě, že je vstupní napětí vyšší než tato hodnota, MSB zůstane v hodnotě 1. Pokud je hodnota menší, MSB se přepíše na hodnotu 0. Dalším krokem je porovnání druhého až n -tého bitu. Nevýhodou převodníku s postupnou aproximací je delší doba převodu při snaze dosáhnout větší přesnosti převodníku.

Převodník s dvojitou integrací

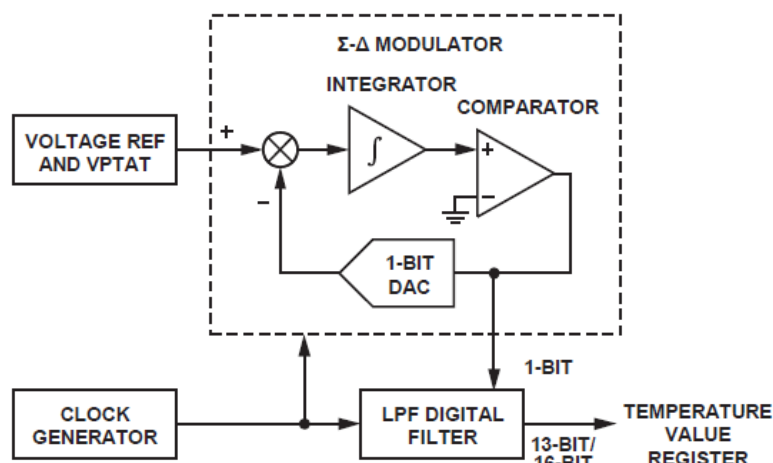
Jedná se o základní typ integračních převodníků. Jeho princip je postaven na integračním článku a čítači. Před začátkem každého převodu je kondenzátor vybit a čítač vynulován. Vlastní převod zde probíhá ve dvou taktech. Součástí prvního taktu je přivedení vstupního napětí na vstup integračního článku. Doba trvání prvního taktu je neměnná a je určena trváním naplnění čítače impulsy hodinového signálu generované krystalovým oscilátorem. V okamžiku zaplnění čítače je zahájen druhý takt, který spočívá v přivedení referenčního napětí opačné polarity oproti napětí vstupnímu na vstup integrátoru. Absolutní hodnota výstupního napětí integrátoru začne klesat, dokud nedosáhne nulové hodnoty, tím je druhý takt ukončen. Doba trvání druhého cyklu je měřena čítačem pulsu a je úměrná průměrné velikosti vstupního napětí přivedeného v první cyklu.

Sigma-delta převodník (Σ - Δ)

Sigma delta převodníky dosahují vysoké linearity a vyššího rozlišení až 24 bitů. Mezi další výhody patří nízká spotřeba a cena. Tyto převodníky slouží pro zpracování pomalejších signálů v oblasti

nízkofrekvenčního pásma a představují dobře nahraditelnou alternativu integračních převodníků pro měření stejnosměrných signálů.

Sigma delta převodník je součástí digitálního teplotního senzoru ADT7420. Jeho defaultní rozlišení je nastaveno na hodnotu 13 bitů s možností rozšíření na 16 bitů. Teplotní senzor generuje napětí, které je porovnáváno s vnitřním referenčním napětím. Výstupní napětí senzoru je digitalizováno pomocí sigma delta modulátoru, jehož výstupem je binární posloupnost s četností určenou frekvencí vzorkovacího hodinového signálu.



Obr. 12 – Sigma-delta modulátor [18]

Základem sigma delta převodníku je modulátor a číslicový filtr. Modulátor obsahuje analogový filtr (v nejběžnějším případě integrátor), napěťový komparátor a 1 bitový D/A převodník. Referenční napětí ve zpětnovazební větvi je odečítáno od vstupního analogového signálu. Jejich rozdíl je filtrován integrátorem a porovnán v komparátoru vůči zemi. Výstupem komparátoru je podle polarity rozdílového napětí logická 1 nebo 0 reprezentující bity. Číslicový filtr slouží pro průměrování výstupních bitů z komparátoru. Současně probíhá proces tzv. decimace, při kterém je průměrován vyšší počet vzorků. Příkladem, průměrováním osmi vzorků získáme tři bitové rozlišení, průměrování čtyř vzorků získáme dvou bitové rozlišení. V sigma delta převodnících přísluší průměrné hodnotě signálu jistý časový interval, který je možné měnit nastavením rozsahu číslicového filtru. S tím souvisí takzvaný koeficient převzorkování, který je dán frekvencí vzorkovaného signálu a frekvence čtení číslicového výstupu decimátoru.

Mezi jejich nevýhody sigma delta převodníků patří využitelnost pouze v pásmu nižších frekvencí a vyšší zpoždění (reakce na změnu vstupního signálu).

4. Použité technické prostředky

Programovatelná hradlová pole (FPGA) lze považovat za nejmodernější a nejvýkonnější představitele logických součástek se schopností programovatelnosti přímo v cílovém systému. Programovatelná hradlová pole však provází dlouholetý vývoj, jehož počátky sahají až na přelom 70. a 80. let (PAL, GAL).

4.1 Historie programovatelných logických obvodů

Za jeden z prvních programovatelných logických obvodů lze považovat programovatelnou paměť typu PROM (Programmable Read-Only Memory), která byla představena v roce 1970. Dalším krokem bylo představení paměti typu EPROM (Erased – PROM), jejíž hlavní výhodou byla možnost přemazání obsahu pomocí UV záření.

Důležitým krokem byl vznik obvodů nazývaných F-PLA (Field Programmable Logic Array), které tvořily programovatelná pole hradel AND následované programovatelným hradlovým polem hradel OR. Nevýhodou těchto obvodů byla poměrně nízká přenosová rychlost signálu způsobena připojením výstupu hradel AND k programovatelnému poli hradel OR.

V roce 1978 byly představeny obvody PAL (Programmable Array Logic), které vycházely z obvodů F-PLA. Obvody PAL obsahovaly programovatelná pole hradel AND, ke kterým byla neprogramovatelným způsobem připojena pole hradel OR. K hradlům OR tak bylo možné připojit pouze omezený počet výstupních hradel AND, což snížilo dobu přenosu signálu ze vstupu na výstup. Znatelnou výhodou těchto obvodů byla možnost programování pomocí běžných programátorů paměti PROM.

Roku 1983 představila společnost Lattice Semiconductor obvody GAL (Generic Array Logic). Jedná se o kombinaci paměti EEPROM a technologie CMOS. Tato kombinace zaručila vysokou přenosovou rychlost, nízkou spotřebu a díky EEPROM paměti elektronicky číst, zapisovat i mazat. V průběhu devadesátých let postupným vývojem vznikly obvody CPLD (Complex Programmable Logic Devices), jejichž architektura byla založena na velkém centrálním propojovacím poli. Obsahovali programovatelné funkční bloky sestávající se z programovatelných matic AND, makrobuněk s alokatory součinu a vstupně/výstupních bloků (I/O bloky). Od těchto obvodů to byl už jen krůček ke vzniku programovatelných hradlových polí.

4.2 FPGA (Field Programmable Logic Array)

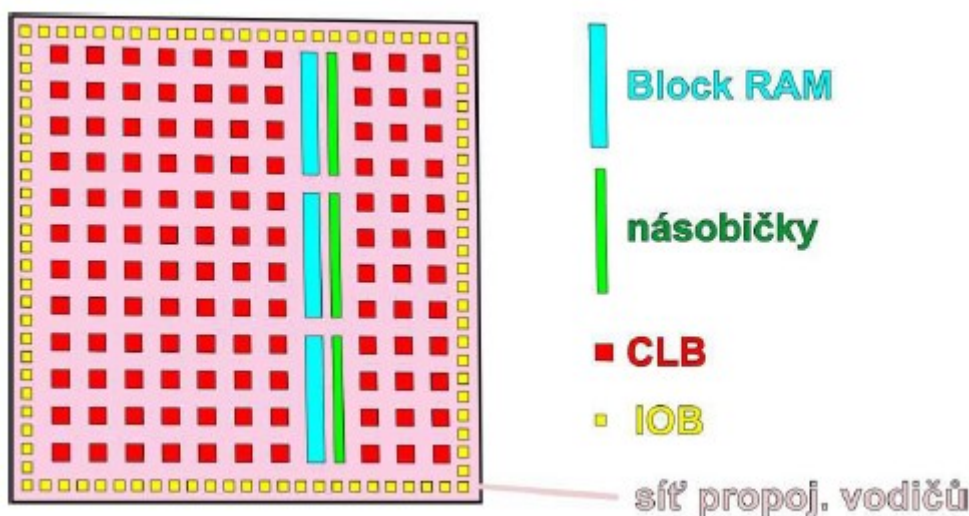
Jedná se o nejvýkonnější představitele programovatelných logických součástek se schopností programovatelnosti přímo v cílovém systému. Architektura těchto obvodů je založena na generátorech logických funkcí s pamětí (LUT), klopných obvodech a horizontálních a vertikálních propojovacích vodičích vyvedených na vstupně výstupní bloky. Nejčastěji se u architektury FPGA používá technologie SRAM (např. firmy Xilinx, Altera), někteří výrobci používají technologii průrazu izolantu Anti-Fuse (např. firma Actel).

Základem obvodu FPGA jsou tři stavební prvky:

- Programovatelný logické bloky (CLB)

- Horizontální a vertikální propojení (sít' propojovacích vodičů)
- Vstupně výstupní bloky (IOB)

Logické bloky mají jistý počet logických prvků (obvykle osm) a lokální propojovací pole, které slouží pro propojování logických prvků nejen mezi sebou, ale i s logickými prvky na jiných (nejbližších) logických blocích. Logické bloky umožňují implementaci základních kombinačních i sekvenčních logických funkcí. K realizaci kombinační logiky slouží generátor logické funkce za pomoci paměti (LUT). Dlouho se využívali LUT se čtyřmi vstupy a jedním výstupem pro organizaci 16 bitové paměti. V současné době jsou k dostání LUT až s šesti vstupy a dvěma výstupy. Dalšími prvky jsou multiplexory, které umožňují vzájemné propojení LUT a v neposlední řadě se zde nachází klopné obvody a bloky synchronního či asynchronního řízení tohoto bloku.



Obr. 13 – Architektura Xilinx FPGA [ZDOJ – V. Kašík 2. přednáška]

Sít' propojovacích vodičů slouží nejen k vzájemnému propojování vzdálenějších logických bloků, ale také k propojení se vstupně výstupními bloky. Vstupně výstupní bloky slouží pro přenos veškerých signálů vstupujících a vystupujících z FPGA.

K těmto třem základním blokům byly v poslední době přidány tzv. specializované bloky jako jsou násobičky, paměťové bloky, bloky pro úpravu hodinových signálů, někdy dokonce i procesory.

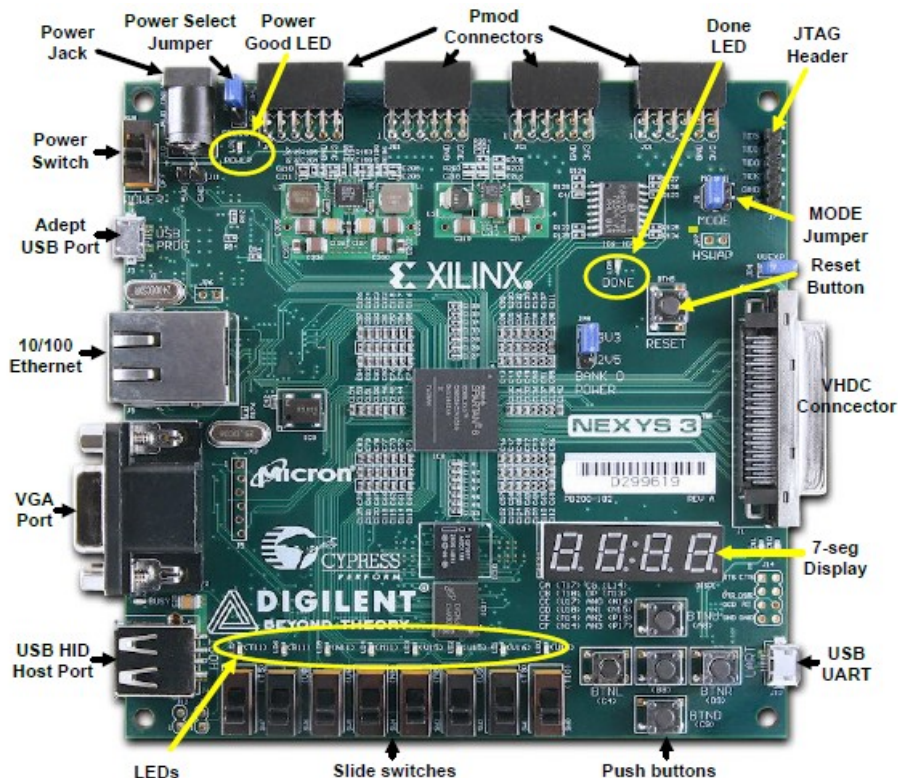
Paměťové bloky přibýly v FPGA jako první. Umisťují se sloupcově, například místo sloupce logických bloků. Paměťový blok lze konfigurovat do různých paměťových funkcí jako např. ROM, RAM, FIFO nebo jako velký posuvný registr. Velikost takové paměti se obvykle pohybuje od 0,5 – 512 Kb. Dalším specializovaným blokem je fázový závěs. Jedná se o analogový blok, který je schopen z jednoho vstupního kmitočtu vytvořit několik různých kmitočtů s různým fázovým posunem. K tomu mu napomáhá napětím řízený oscilátor, děličky, fázový detektor, nábojová pumpa, filtr typu dolní propust, detekce zavěšení a obvody pro řízení střídá a požadovaného fázového posuvu. Fázové závěsy mají vlastní napájecí zdroj. Posledním zmíněným specializovaným blokem jsou násobičky, které se umisťují podobně jako paměťové bloky ve sloupci. Většinou o rozměrech 9x9 bitů nebo 18x18 bitů. Tyto vložené bloky násobiček lze využít např. při číslicovém zpracování signálu jako filtr s konečnou impulzní odezvou, rychlé Fourierově transformaci a dalších.

4.3 Nexys 3 – Spartan 6

Přípravek Nexys 3 od firmy Digilent je digitální vývojová platforma založená na programovatelném hradlovém poli Spartan-6 XC6SLX16, typem pouzdra CSG324C od společnosti Xilinx. Vývojové kity disponují mimo vlastního programovatelného hradlového pole také řadou doplňkových periférií.

Výčet interních periférií:

- 100 MHz krystal – slouží jako interní hodiny (základní hodinový kmitočet)
- Tlačítka – 5 tlačítek, které poslouží jako vstupy
- Přepínače – 8 přepínačů, které taky poslouží jako vstupy
- LED – 8 LED diod, které mohou indikovat výstup
- Segmentový display – čtyřčíselný sedmi segmentový display
- 16 Mbyte RAM paměť
- 16 Mbyte SPI nevolatilní paměť
- 4 Pmod 12 pinové konektory – sloužící pro připojení doplňkových modulů
- Adept USB – slouží k napájení Nexys 3 a také k nahrání hardwarové konfigurace do FPGA pomocí programu Digilent Adept
- VGA - pro připojení monitoru
- USB UART – lze využít pro sériovou komunikaci s PC
- USB HID – pro připojení myši nebo klávesnice
- 10/100 Ethernet PHY
- VHDC



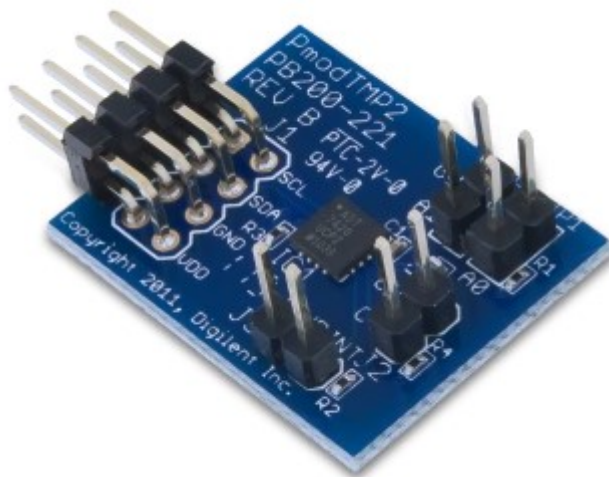
Obr. 14 – Digitální vývojová platforma Nexys 3 [11]

4.4 Pmod modul

Firma Digilent přišla s řadou malých doplňkových desek, které nabízejí ideální způsob pro rozšíření schopnosti a využití programovatelné logiky vestavěných periférií. Jedná se v podstatě o doplňkové externí moduly, které je možno propojit s vývojovou deskou pomocí 6, 8 nebo 12 pinových konektorů. K dnešnímu dni jich je skutečně celá řada a jejich výběr můžeme rozdělit podle funkce, způsobu komunikace nebo uzpůsobení pinů.

PmodTMP2

PmodTMP2 je doplňkový externí modul, který je osazen digitálním teplotním senzorem ADT7420. Důležitou částí externího modulu je 8 pinový konektor s rozmístěním 4x2 piny, který poskytuje komunikaci skrze rozhraní I²C, piny zajišťující napájení teplotního senzoru. Další piny umožňují řetězení k ostatním zařízením komunikujícím prostřednictvím rozhraní I²C.

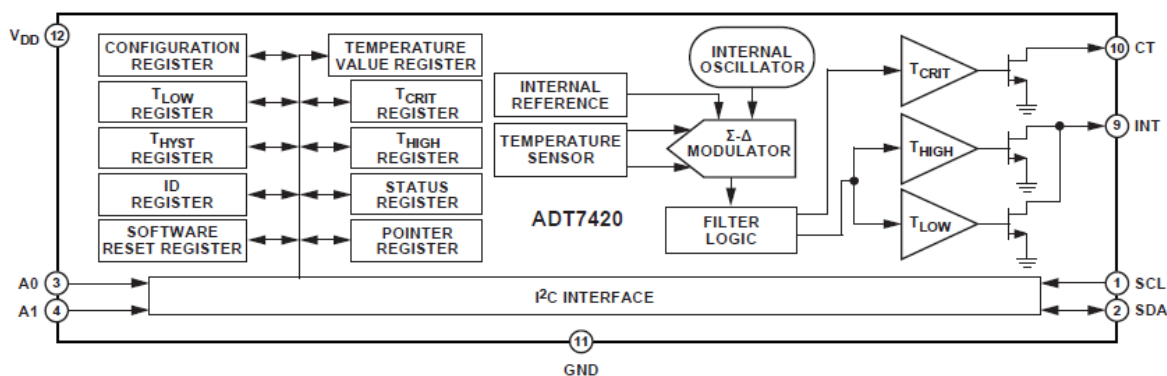


Obr. 15 – PmodTMP2 [12]

4.5 Teplotní senzor ADT7420

ADT7420 je digitální teplotní senzor, se kterým přišla firma *Analog Devices*. Senzor je dimenzován pro operace v teplotním rozsahu od $-40\text{ }^{\circ}\text{C}$ až do $150\text{ }^{\circ}\text{C}$. Rozlišení A/Č převodníku je defaultně nastaveno na třináct bitů ($0,0625\text{ }^{\circ}\text{C}$). Rozlišení převodníku může uživatel libovolně měnit mezi třinácti a šestnácti bity ($0,0078\text{ }^{\circ}\text{C}$). Komunikace s okolím je zajištěna sériovou sběrnici I²C, která je popsána v kapitole (4.6).

Chod senzoru je zajištěn napájecím napětím od 2,7 V – 5,5 V. Při napájecím napětí 3,3 V průměrný napájecí proud odpovídá 210 μA . Piny A1 a A2 slouží pro nastavení adresy senzoru, což při sedmi bitovém adresovém protokolu I²C umožňuje nastavení čtyř různých adres. Piny INT, CT jsou typu otevřený kolektor a slouží pro upozornění přesažení naprogramovatelné hodnoty teploty.



Obr. 16 – Funkční blokové schéma senzoru ADT7420

Registry

Teplotní senzor obsahuje čtrnáct osmi bitových registrů. Devět teplotních registrů pro záznam měřené teploty a implicitně zvolených kritických hodnot. Další registry slouží pro softwarový reset senzoru, pro uchování identifikačního čísla senzoru, registr pro změnu pracovních režimů nebo rozlišení převodu, registr pro reflektování překročení kritických hodnot a další viz (Tab. 1).

Tab. 1 – Registry senzoru ADT7420

Adresa registru	Typ registru	Defaultní nastavení
0x00	Hodnota teploty (MSB)	0x00
0x01	Hodnota teploty (LSB)	0x00
0x02	Status	0x00
0x03	Konfigurační	0x00
0x04	Hodnota T_{HIGH} (MSB)	0x20 (64 °C)
0x05	Hodnota T_{HIGH} (LSB)	0x00 (64 °C)
0x06	Hodnota T_{LOW} (MSB)	0x05 (10 °C)
0x07	Hodnota T_{LOW} (LSB)	0x00 (10 °C)
0x08	Hodnota T_{CRIT} (MSB)	0x49 (147 °C)
0x09	Hodnota T_{CRIT} (LSB)	0x80 (147 °C)
0x0A	Hodnota T_{HYST}	0x05 (5 °C)
0x0B	ID zařízení	0xCB
0x2F	Software reset	0xFF

Pracovní režimy

- **NORMAL MODE** – Jedná se o defaultní mód, při kterém dochází k automatické konverzní sekvenci, která typicky trvá 240 ms. Při zapnutí senzoru proběhne v první řadě takzvaná rychlá konverze. Jedná se o jedno měření, které trvá 6 ms s přesností $\pm 5^\circ$.

- ONE-SHOT MODE – Mód, který se využívá při snaze snížení spotřeby proudu. Proběhne jedno měření a senzor se přepne do Shutdown módu (viz. níže).
- 1 SPS MODE – Mód, kde probíhá jedno měření za vteřinu. Konverze zde trvá typicky 60 ms, senzor poté přechází do stavu nečinnosti po dobu 940 ms.
- SHUTDOWN – Při přechodu do Shutdown módu je poslední hodnota zkonvertované teploty uložena do teplotních registrů. Hodnota lze stále číst, avšak neprobíhá žádné další měření.

4.6 Popis sběrnice I²C

Jedná se o sériovou sběrnici, kterou pro svá zařízení roku 1982 navrhla firma *Philips Semiconductor* (nyní *NPX Semiconductors*). Název, který si nechali patentovat vychází z Inter-Integrated Circuit. Protože se jedná o oboustrannou komunikaci pomocí dvou vodičů, proto někteří výrobci z důvodu patentových poplatků nehovoří o I²C, nýbrž o TWI (Two Wire Interface).

Úvodní terminologie

Tab. 2 – Základní pojmy sběrnice I²C

Název	Popis
Vysílač	zařízení, které odesílá data na sběrnici
Přijímač	zařízení, které přijímá data ze sběrnice
Master	generuje hodinový signál, zahajuje a ukončuje přenos dat
Slave	zařízení adresováno masterem

Charakteristické znaky sběrnice

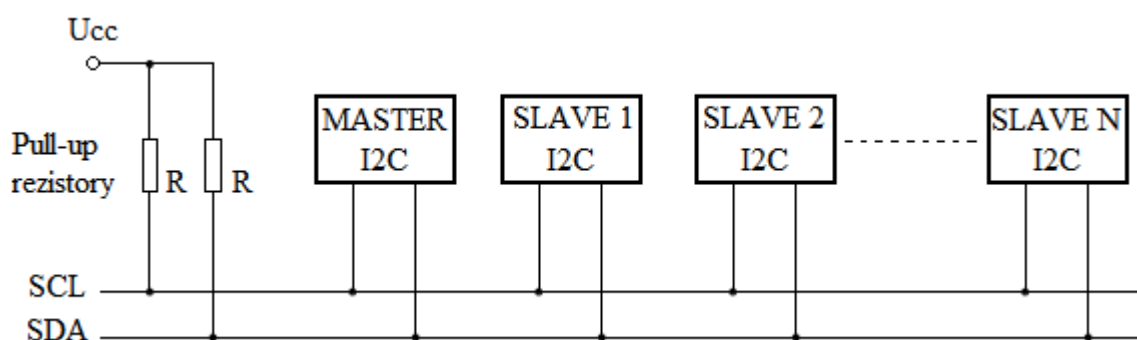
- Dva signálové vodiče – SDA (Serial Data Line) a SCL (Serial Clock Time).
- Každé připojené zařízení je softwarově adresovatelné unikátní adresou.
- Celkový počet připojených zařízení je dán maximální kapacitou sběrnice 400 pF.

Tab. 3 – Komunikační režimy sběrnice I²C.

Režim	Směr	Maximální rychlost
Standard-mode	obousměrný	100 kbit/s
Fast-mode	obousměrný	400 kbit/s
Fast-mode Plus	obousměrný	1 Mbit/s
High-speed mode	obousměrný	3,4 Mbit/s
Ultra Fast-Mode	jednosměrný	5 Mbit/s

Koncepce rozhraní

Jak již bylo nastíněno výše, sběrnice je tvořena dvěma obousměrnými vodiči. Jedná se o vodič datový (SDA), který slouží pro přenos dat. Komunikace po datové sběrnici může v jednom okamžiku využívat pouze jedno zařízení – nikoli více zařízení současně. Druhý vodič (SCL) zajišťuje rychlost komunikace. Jedná se o vodič časový, který přenáší hodinový signál od zařízení (Master) po sběrnici. Přenosová rychlost je v základní verzi do 100 kHz. Ve vylepšených verzích to může být 400 kHz, ale existují i 1 MHz. Z elektrického hlediska jsou oba vodiče typu otevřeného kolektoru a jsou připojeny přes zdvihací rezistory (tzv. „pull-up” rezistory) k napájecímu napětí. Tyto rezistory zajišťují vysokou úroveň na obou vodičích. V době, kdy je na obou vodičích vysoká úroveň, je stav na sběrnici považován za klidový („stav vysoké impedance“) a všechny připojená zařízení jsou ve stavu nečinnosti. Maximální délka vodičů je dána jejich nejvyšší přípustnou kapacitou 400 pF.



Obr. 17 – Koncept rozhraní sběrnice I²C

Všechna zařízení připojená na sběrnici I²C má svou unikátní 7 bitovou adresu (10 bitovou v rozšířené verzi). To nám při 7 bitové adresaci teoreticky umožňuje připojit až 128 zařízení. Ve skutečnosti je jich o něco méně, kvůli existenci několika vyhrazených adres. Někdy nelze adresu určit vůbec, protože je danému čipu přiřazena na pevně – takový čip na sběrnici může být jen jeden.

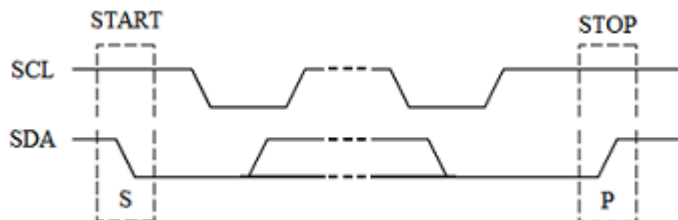
Komunikační protokol I²C

Podstatou přenosu dat je jediné zařízení ve stavu Master a všechna ostatní zařízení ve stavu Slave. Master při jakémkoli přenosu generuje hodinový signál o frekvenci, která koresponduje s maximální možnou přenosovou rychlostí nejpomalejšího Slave zařízení. Generovaný hodinový signál přijímají všechny zařízení Slave, proto je nutné určit adresu konkrétního zařízení. Všechna zařízení připojená na sběrnici porovnají odeslanou adresu s vlastní adresou. V případě, že adresa neodpovídá, zařízení se nachází ve stavu nečinnosti a vyčkává na ukončení komunikace Mastera s odpovídajícím zařízením. Slave se kterým byla zahájena komunikace generuje potvrzovací bit. Přenos dat po sběrnici je obousměrný, ale v danou chvíli pouze jedním směrem. Po adresaci zařízení se proto volí, jestli půjde o vysílač nebo přijímač.

Podmínka START, STOP

V klidovém stavu jsou oba vodiče ve stavu vysokých napětíových úrovní. Při probíhající datovém přenosu platí pravidlo, že logická úroveň na datové lince SDA se smí měnit pouze tehdy, je-li hodinová linka SCL ve stavu nízké napětíové úrovně. Toto pravidlo však neplatí právě pro dva případy, podmínky zahajující a ukončující datový přenos – START, STOP. Přenos po sběrnici vždy

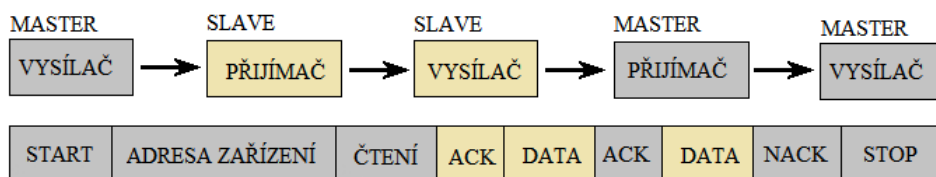
zahajuje a ukončuje zařízení Master. K zahájení datové transakce slouží podmínka START, a to právě změnou SDA z vysoké úrovně na úroveň nízkou, zatímco je SCL ve vysokém stavu. U podmínky ukončující datový přenos je to přesně naopak, logická úroveň SDA se mění z nízké úrovně na vysokou za přítomnosti vysokého stavu na SCL.



Obr. 18 – Podmínky zahajující a ukončující datový přenos

Adresace zařízení

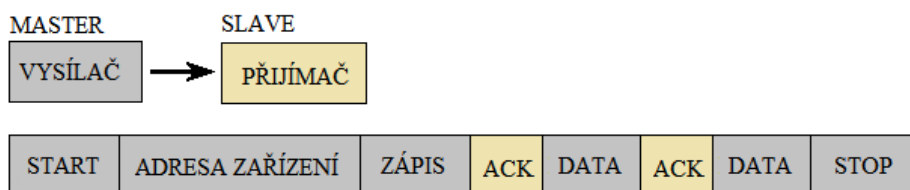
Data jsou přenášena po jednotlivých bytech, a to od nejvýznamnějšího bitu (MSB) k tomu nejméně významnému (LSB). Výše již bylo zmíněno, že napěťová úroveň SDA se může měnit pouze pokud je SCL ve stavu nízké úrovně. To znamená, že s každým hodinovým impulzem může být přenesen maximálně jeden bit. Při zahájení procesu komunikace po sběrnici následuje adresní byte generován Masterem. Devátým bitem je takzvaný potvrzovací bit ACK (ACKNOWLEDGE) s tím rozdílem, že ho generuje přijímač. Potvrzovací bit je veden v nízké logické úrovni před započítáním devátého hodinového pulzu jakožto potvrzení shodnosti adresy zařízení.



Obr. 19 – Komunikační protokol I²C pro čtení ze zařízení

Zápis / čtení

V úvodu kapitoly bylo zmíněno, že se (primárně) využívá 7 bitový způsob adresace. Prvních 7 bitů adresního bytu znázorňuje adresu příjemce a zbývající LSB indikuje požadovanou operaci R/W (čtení/ zápis). Následuje datový přenos v určeném směru bitem R/W. Datový přenos je složen z datových bytů, které následují potvrzovací bity. V zapisovacím režimu jsou potvrzovací bity reprezentovány po celou dobu nízkou logickou úrovní. V režimu čtení reprezentuje nízká logická úroveň potvrzovacího bitu indikaci na další přijatý byte. V případě vysoké úrovně potvrzovacího bitu (NACK) následuje ukončení přenosu dat. Celý proces je pak ukončen podmínkou STOP.



Obr. 20 – Komunikační protokol I²C pro zápis do zařízení

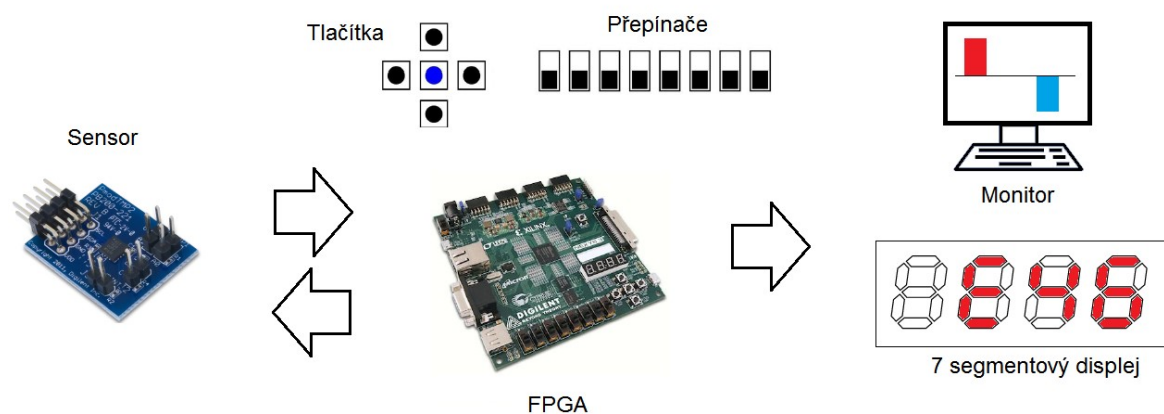
5. Návrh koncepce řešení úlohy pro měření teploty

Zadáním práce je návrh laboratorní úlohy pro přesné měření teploty, zejména pro citlivé měření teplotních změn. Používaný teplotní senzor disponuje 13 bitovým rozlišením v defaultním režimu s možností rozšíření na 16 bitové rozlišení. Prvním krokem bude řešení komunikace po sběrnici I2C v 13 bitovém režimu. To znamená ze senzoru pouze číst naměřenou teplotu. Jako výstup budou při testování použity LED diody, které budou indikovat výstupní hodnotu teplotních registrů.

Druhým bodem řešení bude rozšíření komunikace senzoru na 16 bitové rozlišení. To souvisí se zápisem adresy do konfiguračního registru. V konfiguračním registru je možné nastavení bitového rozlišení, ale i volba jednotlivých režimů mimo kontinuální. Jedná se o režimy *shutdown*, *one-shot* a *1sps*. Součástí druhého bodu je i konfigurace 7 segmentového displeje, na kterém bude zobrazována hodnota teploty.

Třetím bodem bude řešení výstupu na monitor pomocí VGA a následná realizace přehledného grafického rozhraní. Na monitoru budeme schopni pozorovat aktuální vykreslovanou hodnotu teploty s možností změny rozlišení. Dále bude přidána funkce pro uložení aktuální hodnoty teploty do registru, se kterou bude poslední uložená hodnota teplotních registrů porovnána. Vykreslen pak bude rozdíl těchto teplot, který poslouží pro pozorování citlivých teplotních změn.

Posledním bodem bude realizace série měření zakomponované do laboratorní úlohy pro prověření možností senzoru.



Obr. 21 – Koncepce úlohy pro měření teploty

6. Návrh logiky jazyce VHDL

Návrh logiky pro laboratorní úlohu s modulem PmodTMP2 byl zpracován ve vývojovém prostředí *ISE Design Suite 14.7* od společnosti *Xilinx*. Program zajišťující obsluhu externího modulu pro snímání teploty, periférií přítomných na Nexys3 a VGA konektoru je napsán v jazyce VHDL. Pro větší přehlednost je program rozdělen do následujících komponent.

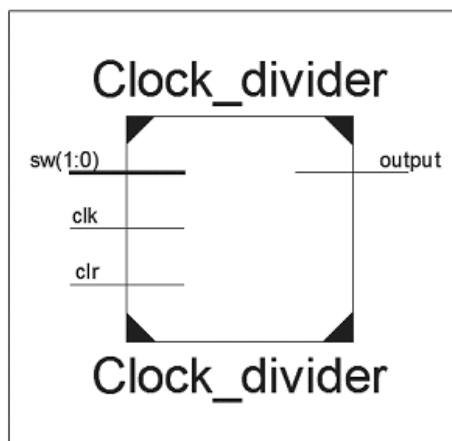
Seznam použitých modulů

- Black_box.vhd,
- Clock_divider.vhd,
- Pulse_1ms.vhd,
- Pulse_500ms,
- ADT7420.vhd,
- DISP_7SEG.vhd,
- VGA_sync.vhd,
- VGA_graph.vhd.

Každé komponentě přísluší vlastní soubor, jehož princip funkce je popsán v následujících podkapitolách viz (6.1, 6.3, 6.4, 6.2, 6.5, 6.6, 6.7).

6.1 Komponenta Clock_divider

Jedná se o komponentu, která již není součástí programového vybavení obsluhy teplotního senzoru. Důvodem vzniku komponenty *Clock_divider* bylo omezení rychlosti komunikace po sběrnici I2C. Tato komponenta sloužila jako dělička interní hodinové frekvence 100 MHz. Na vstupní porty byly přivedeny přepínače, které sloužili jako multiplexor výstupní frekvence na 20 kHz, 100 kHz, 200 kHz a 400 kHz.



Obr. 22 – Schéma komponenty clock_divider

Výstupní frekvence vstupující do komponenty *ADT7420* řídící teplotní senzor a rychlost komunikace měly otestovat teplotní závislost senzoru na rychlosti komunikace. Při přidání komponenty *VGA_graph*, která slouží pro vykreslování dat na monitor však teplotní senzor přestal nevysvětlitelně reagovat. Při vytvoření nového projektu a přepokopírování kódů dosavadních komponent opět

komunikace fungovala (VGA výstup, 7 segmentový displej). Při dalších úpravách komponenty *VGA_graph* senzor opět přestal komunikovat. Proto byla komponenta odstraněna a nahrazena generickou konstantou vnořenou komponentě *ADT7420*.

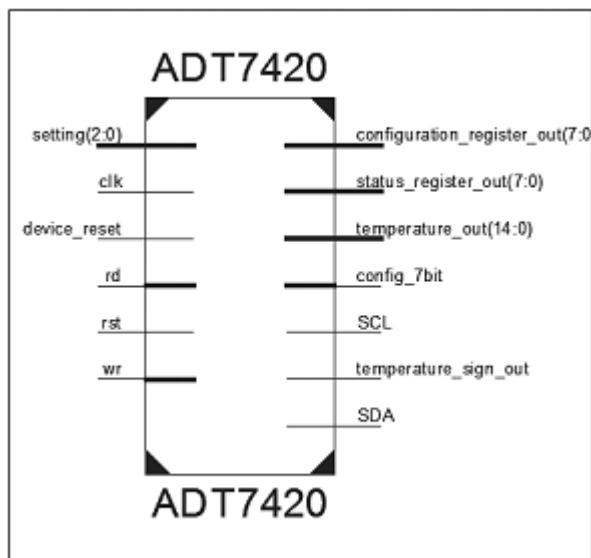
<pre> -- ENTITA ADT7420 -- ADT7420: entity work.ADT7420 GENERIC MAP (module_clk => 100_000_000, data_rate => 20_000) </pre>	<pre> -- I2C_CLK -- process(clk) variable count: natural range 0 to module_clk/(2*data_rate); begin if rising_edge(clk) then count := count + 1; if count=module_clk/(2*data_rate) then i2c_clk <= not i2c_clk; count := 0; end if; end if; end process; </pre>
---	--

Obr. 23 – Generická konstanta určující rychlost komunikace

Po nahrazení komponenty *Clock_divider* generickou konstantou a vytvoření interní deličky v těle komponenty *ADT7420* byla obnovena komunikace senzoru s výstupy (7 segmentový displej...).

6.2 Komponenta ADT7420

Komunikace s teplotním senzorem ADT7420, který je součástí PmodTMP2 modulu zajišťuje komponenta ADT7420. Na vstupní port *clk* jsou přivedeny interní hodiny. Modul ADT7420 je synchronně spouštěn se vstupní sestupnou hranou portu *clk*. Celý modul je popsán stavovým automatem o 32 stavech rozděleným do třech hlavních kategorií. Jedná se o stavy pro zápis, čtení a resetování zařízení do defaultního nastavení.



Obr. 24 – Schéma komponenty ADT7420

Odrazovým můstkem pro návrh stavového automatu je komunikační protokol sběrnice I2C, který musí splňovat základní podmínky pro zahájení komunikace, čtení dat ze zařízení nebo jejich zápis, které jsou popsány v kapitole (4.6).

Základní stavem je stav nečinnosti *idle*, ve kterém se stavový automat nachází po zapnutí přípravku. Ve stavu nečinnosti setrvává do doby, než je proveden stisk tlačítka pro zápis dat do zařízení nebo přepnutí přepínače pro jejich čtení.

Tab. 4 – Kombinace přepínačů pro zápis rozdílných režimů do registru

Kombinace přepínačů	Režim	Adresa
000	Kontinuální – 13 bitový	x00
001	Kontinuální – 16 bitový	x80
010	1 SPS – 13 bitový	x40
011	1 SPS – 16 bitový	xC0
100	One-Shot – 13 bitový	x20
101	One-Shot – 16 bitový	xA0
110	Shutdown – 13 bitový	x60
111	Shutdown – 16 bitový	xE0

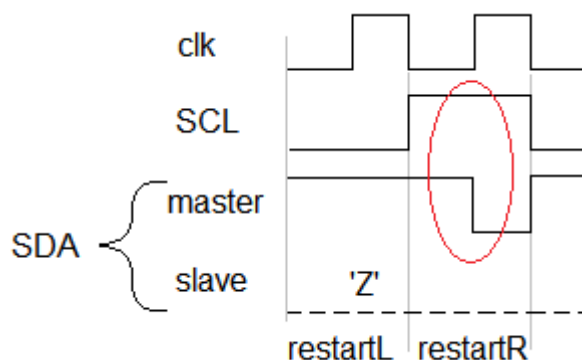
Zápis do zařízení

V případě stisku tlačítka pro zápis se automat přesune do stavu *start*, ve kterém je vykonána zahajující podmínka pro započítí komunikace po sběrnici I2C. Následuje přechod do stavu *slave_addr_wr*, ve kterém probíhá zápis 7 bitové adresy zařízení + osmý doplňující bit ve stavu logické 0 indikující zápis do zařízení. Dalším stavem je *ack1*, který zajišťuje potvrzení příjmu adresy s příznakem pro zápis. Automat přechází do stavu *initial_addr_wr*, ve kterém je zapsán konfigurační registr s adresou *0x03*, následuje opět potvrzení příjmu adresy a přechod do stavu *wr_data*, který souvisí s uživatelskými požadavky pro zápis do zařízení. Kombinace registrů pro zápis do zařízení je možné ovládat přepínačema viz (Tab. 4). Významy jednotlivým režimu jsou podrobněji popsány v kapitole (4.5). Následuje stav, který ukončuje komunikaci se zařízením a přechod do stavu *hold*, ve kterém automat setrvává jen v případě, že je aktivní tlačítko pro zápis, aby nedošlo k vícenásobnému zápisu stejného registru.

Čtení ze zařízení

Když je ve stavu nečinnosti přepnut přepínač na hodnotu logické 1, obdobně jako ve stavu pro zápis přechází do stavu *start*, *slave_addr_wr* a *ack1*. Ve stavu *ack1* v případě, že je sepnut přepínač pro čtení nebo kombinace vyhovující podmínce ($w = '1' \text{ AND } r = '1'$), přechází stavový automat do stavu *initial_addr_rd*, ve kterém zapisuje adresu registru, ze kterého bude probíhat čtení. Jedná se o adresu *x00*, ve kterém je uložen první byte naměřené teploty. Dalším stavem je *ack4*, který potvrzuje správný příjem adresy s uloženou teplotou. Následují stav *restartL* ve kterém je časová linka SCL nastavena na hodnotu 1 a datová linka SDA na hodnotu 0. Ve stavu *restartR* setrvává časová linka SCL ve stavu 1 a na datovou linku SDA je přivedena negace vstupního portu *clk*. Protože stavový automat přechází do dalšího stavu se sestupnou hranou vstupního signálu

clk, v kombinaci těchto dvou stavů dochází k podmínce pro započetí komunikace se zařízením – start.



Obr. 25 – Signály sběrnice I2C ve stavech restartL, restartR

Následuje stav *slave_addr_rd*, ve kterém dochází k zapsání 7 bitové adresy zařízení s doplňujícím osmým bitem ve stavu logické 1, který indikuje čtení ze zařízení. Dochází opět k potvrzení o příjmu adresy indikující čtení ze zařízení stavem *ack5*. Stavový automat přechází do jisté sekvence čtení, kde dochází k přenosu požadované adresy *x00*, potvrzení o přenosu *ack6* a následné auto inkrementaci na adres *x01* – *ack7*, *x02* – *ack8*, *x03*. Význam přečtených adres je uveden v tabulce (Tab. 1). Po přečtení čtvrtého bytu je masterem vygenerován *no_ack*, který signalizuje konec čtení dat. Automat přechází do stavů *stop* a *hold*, které byly popsány výše.

Defaultní reset zařízení

Zařízení je možné resetovat do defaultního nastavení stiskem tlačítka *device_reset* které souvisí s poslední větví stavového automatu. Jednotlivé stavy pro defaultní reset zařízení jsou obdobné jako stavy pro zápis do konfiguračního registru. Namísto adresy konfiguračního registru je zapsána adresa *x02*, která indikuje software reset. Následuje potvrzovací bit o příjmu adresy *ack10*, stav generující podmínku *stop* a přechod do stavu *hold* ve kterém je automat pozdržen 80 cyklů rychlosti frekvence vstupních hodin z důvodu 200 μ s trvání doby resetu.

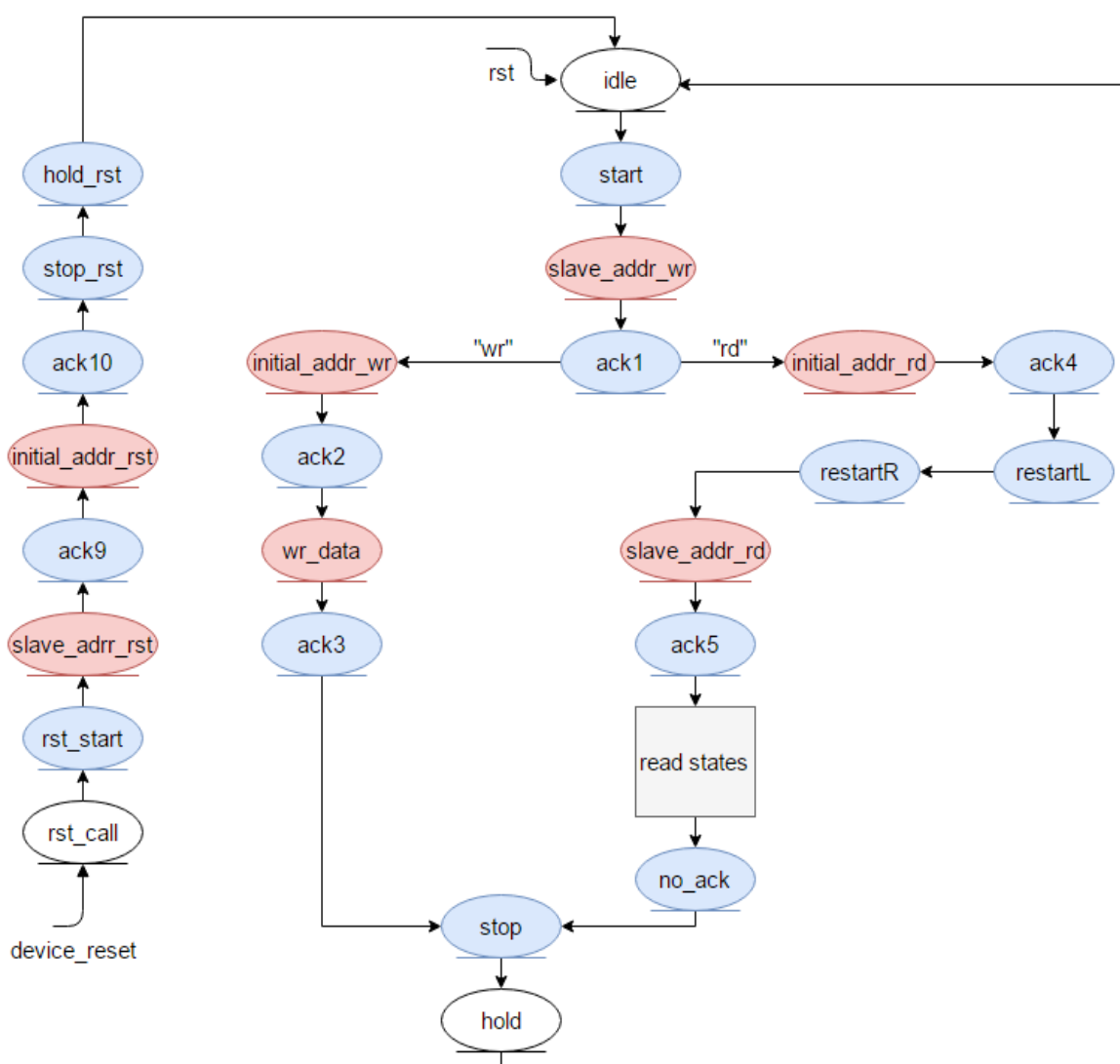
Výstupní porty

Výstupem entity jsou porty *configuration_register_out*, *status_register_out* na které jsou vyvedeny 8 bitové obsahy konfiguračního a status registru. Na port *temperature_out* jsou vyvedeny obsahy registrů uskládňující naměřenou teplotu. V případě, že se jedná o 16 bitové rozlišení je výstupem 15 spodních bitů. V 13 bitovém rozlišení jsou naměřené teplotě předřazeny logické nuly, které nijak neovlivní hodnotu teploty.

```
with configuration_register(7) select
temperature_out <= "000" & msb_temperature(6 downto 0) & lsb_temperature(7 downto 3) when '0',
msb_temperature(6 downto 0) & lsb_temperature when '1';
```

Obr. 26 – Výstupní údaje s naměřenou teplotou

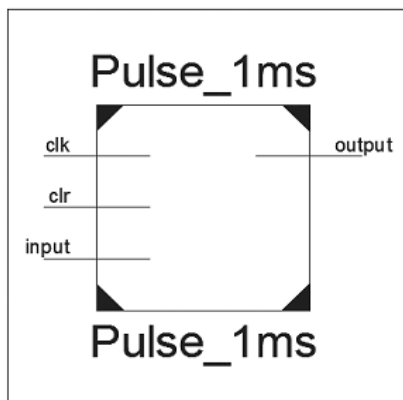
Výstupní porty *temp_sign_out* a *config_7bit* jsou nejvyšší bity konfiguračního registru a vyššího bytu s naměřenou teplotou, které slouží pro rozpoznání kladné/záporné 16/13 bitové hodnoty naměřené teploty.



Obr. 27 – Stavový diagram modulu ADT7420, (modré 1 bitové transakce, červené 8 bitové transakce)

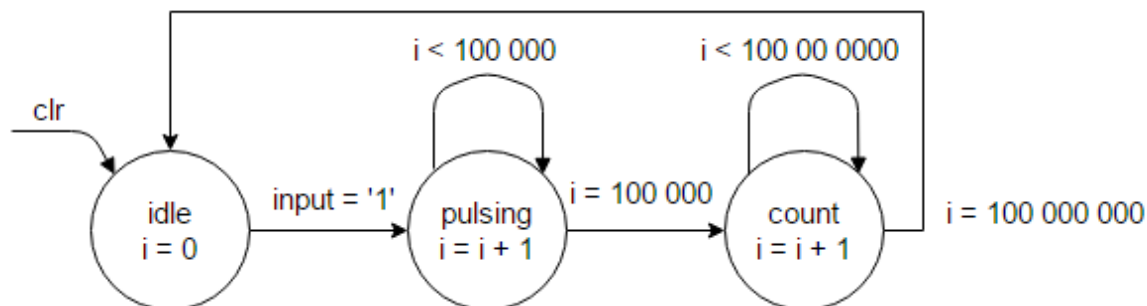
6.3 Komponenta Pulse_1ms

Další komponentou je *Pulse_1ms*, jejíž výstup je vyveden na vstup komponenty *ADT7420* ovládající reset zařízení do defaultního režimu (13 bitové kontinuální měření). Na vstup komponenty jsou přivedeny interní 100 MHz hodiny, které řídí časování procesů.



Obr. 28 – Schéma komponenty *Pulse_1ms*

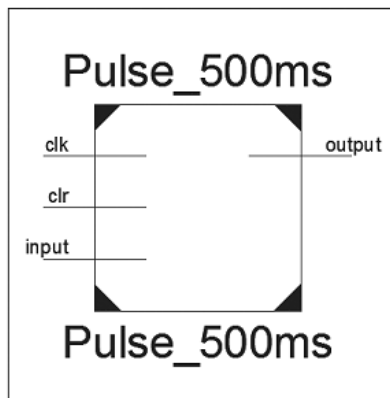
Komponenta je popsána stavovým automatem o třech stavech. Defaultně se nachází ve stavu nečinnosti – *idle*, ve kterém setrvává do příchodu logické 1 na vstup. Následuje stav *pulsing*, kde vykoná 100 000 cyklů a přechází do stavu *count*, kde jich vykoná 100 000 000, poté opět přechází do stavu nečinnosti. V průběhu stavu *pulsing* je na výstup vyvedena logická 1 související s defaultním resetem zařízení. Komponenta znemožňuje resetovat zařízení častěji než 1 vteřinu.



Obr. 29 – Stavový automat komponenty *Pulse_1ms*

6.4 Komponenta Pulse_500ms

Komponenta *Pulse_500ms* je navržena na obdobném principu jako předchozí komponenta *Pulse_1ms*. Na vstup je přiveden 100 MHz interní signál, který slouží pro časování vnitřních procesů.

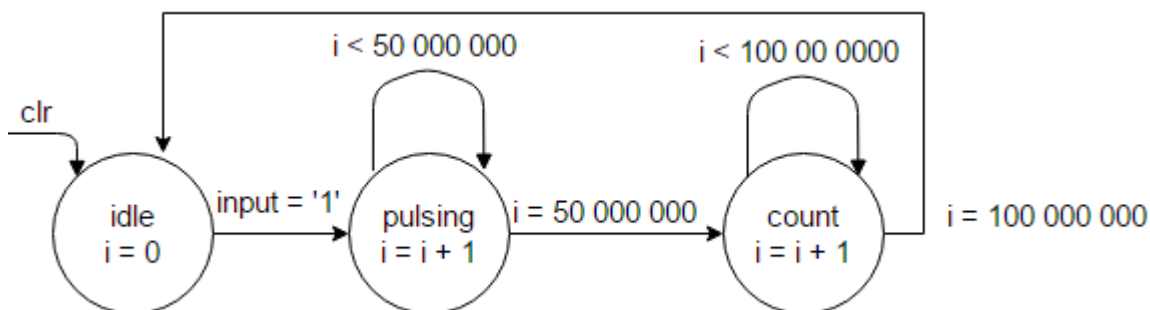


Obr. 30 – Schéma komponenty *Pulse_500ms*

Hlavní důvodem zavedení komponenty *Pulse500_ms* je přepisování jednotlivých režimů v průběhu čtení dat ze senzoru. Krátkým impulsem pro indikaci zápisu dat v komponentě ADT7420 není pravděpodobné zasáhnou stav *idle* v průběhu čtení dat ze senzoru. K tomu slouží výstupní signál, který v logické 1 setrvá po dobu 500ms. Za takový časový úsek proběhnout ve stavovém automatu ovládající teplotní senzor všechny stavy. V rozhodovacím stavu (*ack1*) mezi zápisem nebo čtením díky podmínce pro preferování zápisu provede přepsání registru.

```
when ack1 =>
  SDA <= 'Z';
  if (wr='1' and rd='1') then
    nx_state <= initial_addr_wr;
  elsif wr='1' then
    nx_state <= initial_addr_wr;
  else
    nx_state <= initial_addr_rd;
  end if;
```

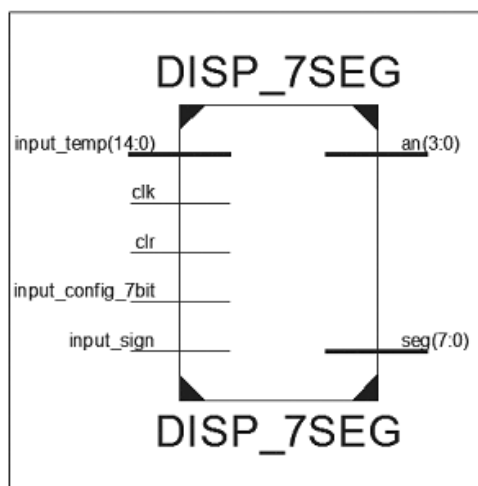
Obr. 31 – Podmínka pro vykonání zápisu při aktivním přepínači pro čtení



Obr. 32 – Stavový automat komponenty *Pulse_500ms*

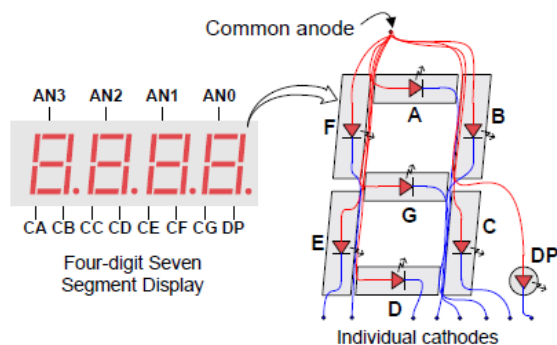
6.5 Komponenta DISP_7SEG

Pro zobrazení hodnot naměřené teploty na sedmi segmentovém displeji slouží komponenta *DISP_7SEG*. Vstupní port *clr* slouží pro nulování hodnoty na sedmi segmentovém displeji. Vstupním portem *clk* je přiveden interní hodinový signál o frekvenci 100 MHz. Na porty *input_temp*, *input_config_7bit* a *input_sign* je přivedena poslední binární hodnota naměřené teploty, konfigurační bit rozlišující bitové rozlišení a bit určující kladnou či zápornou hodnotu.



Obr. 33 – Schéma komponenty *DISP_7SEG*

Sedmi segmentový displej modulu Nexys3 má k dispozici čtyři pozice. Anody jednotlivých osmi segmentů jsou sdružené do takzvané společné anody reprezentující pozici. Zobrazení společného sdružení je patrné z obrázku (Obr. 34). Jejich katody jsou ale oddělené, proto čtyři společné anody slouží pro výběr příslušné pozice pro zobrazení na displeji. Vzhledem k tomu, že lze zobrazit pouze jedna aktivní pozice, je třeba přepínat jednotlivé pozice o takové frekvenci, aby lidské oko nevnímalo jejich vyhasínání.



Obr. 34 – Sedmi segmentový displej [8]

Při volbě obnovovací frekvence 100 Hz jednu pozici, bude pozice obnovována každých 10 ms. Proto byla zvolena frekvence 400 Hz pro čtyři pozice. Pro tyto účely byl zakomponován čítač, který slouží jako dělička frekvence vstupního hodinového signálu pro druhý výstupní port *an*.

V komponentě dochází k úpravě dat pro záporné hodnoty pomocí převodní funkce. Nyní se při přechodu do záporných čísel zobrazují rostoucí hodnoty, které stačí převést do desítkové soustavy a vynásobit rozlišením teploty.

```

with input_config_7bit select
neg <= (((to_integer(unsigned(input_temp))) - (4096)) * (-1)) when '0',
      (((to_integer(unsigned(input_temp))) - (32768)) * (-1)) when '1';

process(input_sign, input_temp, input_temp, neg)
begin
    if input_sign='0' then
        value <= input_temp;
    else
        value <= std_logic_vector(to_signed(neg, 15));
    end if;
end process;

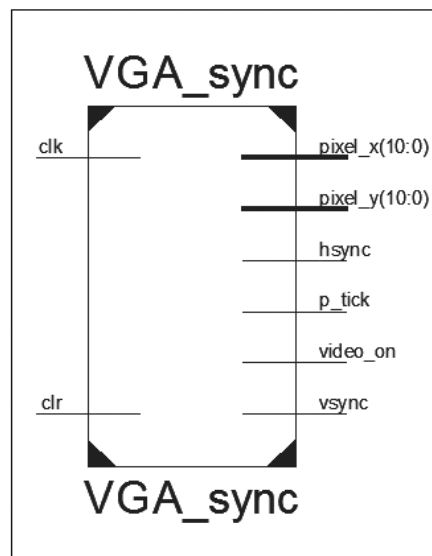
```

Obr. 35 – Převodní funkce pro záporné hodnoty

Výsledná data jsou zobrazovaný na displeji v hexadecimální soustavě pro kladné hodnoty i záporné hodnoty. Při přechodu do záporných hodnot se aktivují na displeji tečky. Důvodem hexadecimální zobrazení jsou pouze čtyři pozice na displeji. Rozlišení teploty odpovídá při 13 bitech 0,0625 °C a 0,0078 °C při 16 bitech.

6.6 Komponenta VGA_sync

Komponenta VGA_sync slouží pro generování synchronizačních signálů. Na vstupní port *clk* jsou přivedeny interní 100 MHz hodiny. Port *clr* slouží pro vynulování čítačů řídících vertikální a horizontální synchronizaci.



Obr. 36 – Schéma komponenty VGA_sync

Výstupní porty *Vsync* a *Hsync* jsou řízeny interními čítači a jsou vyvedeny na piny VGA portu. Výstupní porty *pixel_x*, *pixel_y* indikují relativní polohy snímání a v podstatě určují umístění aktuálního pixelu. Na port *video_on* je přiveden signál, který v logické 1 značí aktivní obraz a v logické 0 jeho zatmění.

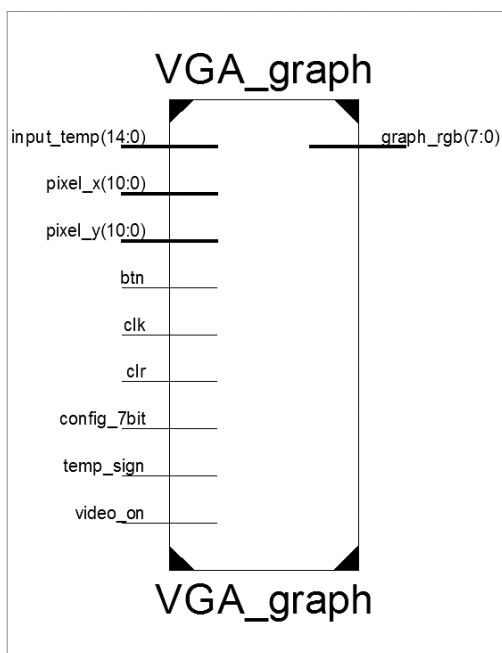
Pro zobrazení jsem vybral rozlišení 800x600, protože obnovovací frekvenci 72 Hz odpovídá vstupní signál o frekvenci 50 MHz, který lze snadno získat z interních hodin.

Obr. 37 – Parametry pro rozlišení 800x600

Horizontální časování		Vertikální časování	
Parametr	Řádky	Parametr	Sloupce
Viditelná oblast	800	Viditelná oblast	600
Front porch	56	Front porch	37
Sync pulse	120	Sync pulse	6
Back porch	64	Back porch	23

6.7 Komponenta VGA_graph

V komponentě *VGA_graph* dochází k úpravě vstupních dat (naměřené teploty) a v kombinaci s předchozí komponentou k následnému vykreslování objektů na monitor. Vstupním portem *input_temp* je přiváděna aktuální teplota, která je následovně zpracována vykreslena jako absolutní. Porty *config_7bit*, *temp_sign* korespondují se znaménkem teploty a jejím rozlišením (13/16 bitové). V komponentě jsou přečteny a následně vyhodnoceny pro určité rozlišení.



Obr. 38 – Schéma komponenty *VGA_graph*

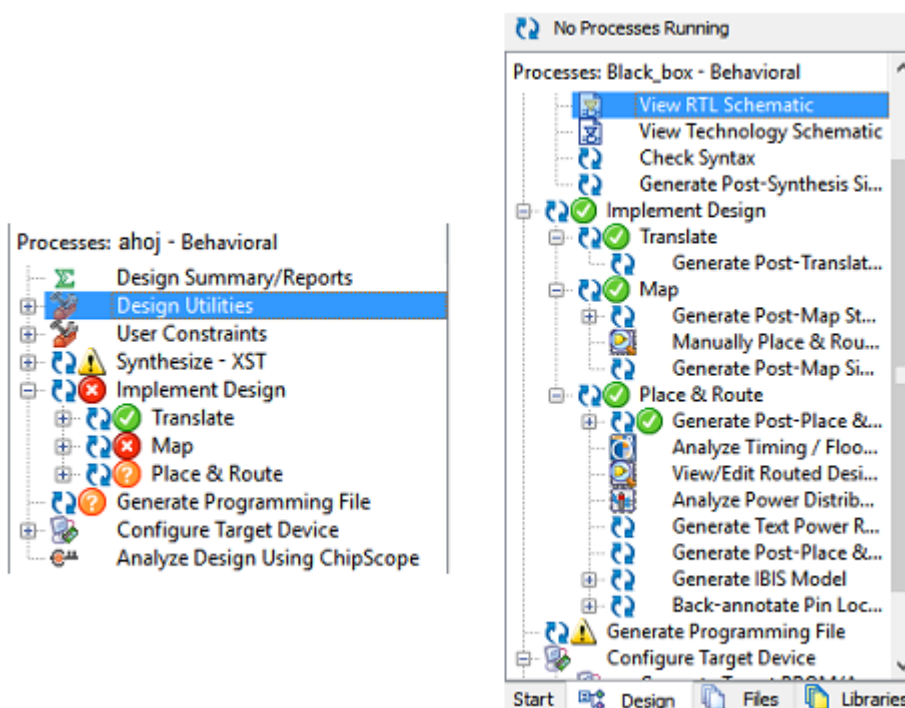
V komponentě je možné nahrát absolutní teplotu do registru, vůči kterému je po stisknutí tlačítka přichází teplota porovnávána a následně vykreslen jejich rozdíl. Signál tlačítka, kterým probíhá uložení aktuální teploty do registru je přiveden na port *btn*.

7. Implementace a oživení navržené logiky

Před samotnou implementací byl přidán tzv. *ucf* soubor (User constrain file). Soubor slouží pro definici vstupních a výstupních portů k desce Nexys3. Implementaci navržené kombinační a sekvenční logiky pro dosavadní komponenty je možné realizovat v programu *ISE Design Suite 14.7*.

7.1 Implementace

Postupně je provedena syntéza, ve které se vytváří popsany obvod, implementace, překlad, mapování, umístování a propojování. Posledním bodem je generace konfiguračního souboru (přípona bit), který slouží pro oživení logiky. Celým procesem nás provází grafická indikace správnosti návrhu (Obr. 39).

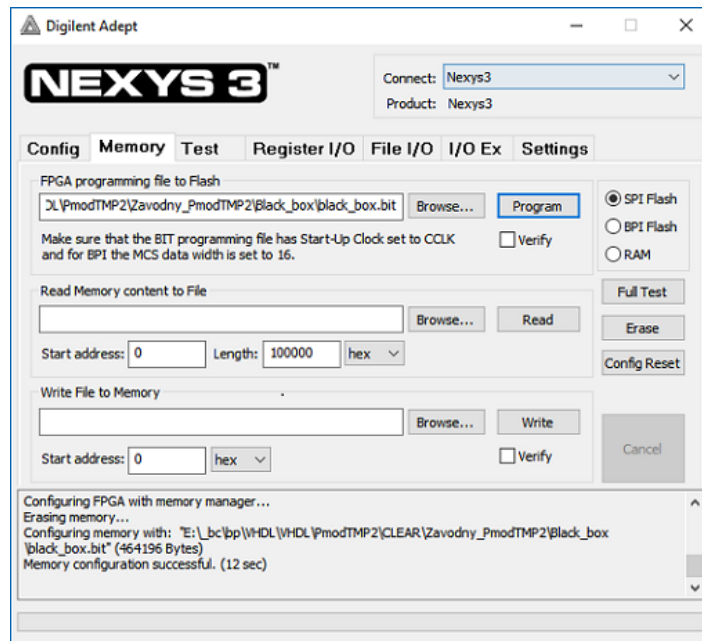


Obr. 39 – Implementace navržené logiky a oznámení o správnosti návrhu

Zelené políčko znázorňuje správnost návrhu po všech stránkách. Žluté políčko znamená varování, které souvisí se špatným načasováním, nepřipojenými porty, neúplnými procesy (latch), neúplný citlivostí seznam a podobně. Upozornění je vhodné prostudovat, ale když víte, o co usilujete, nemusí nijak ovlivnit funkčnost projektu. Červené pole signalizuje chybu. Syntézu, implementaci nebo konfigurační soubor pak není možné vygenerovat a je nutné pozměnit řešení projektu.

7.2 Oživení

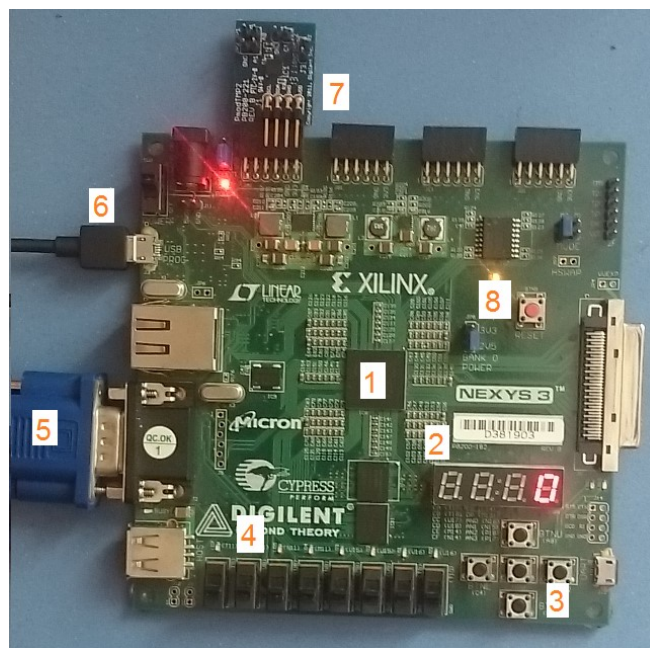
Oživení logiky spočívá v nahrání vygenerovaného konfiguračního souboru pomocí programu *Adept* od firmy *Digilent*. Program slouží pro správu konfiguračních pamětí na Nexys3. Prvním krokem je připojení desky mikro USB konektorem, kterým je deska napájena s možností programovatelnosti.



Obr. 40 – Nahrání konfiguračního souboru do paměti, Digilent Adept

Po zapnutí desky program desku inicializuje. Tlačítkem *Browse* vyhledáme konfigurační bit soubor, který je nahrán do *SPI Flash* pomocí tlačítka *Program*. Proces nahrávání konfigurace probíhá vizuálně v dolní části okna. Po dokončení úspěšné konfigurace je zobrazen doba trvání nahrávání. Červeným tlačítkem RESET na Nexys 3 dojde k aktivaci nahrané konfigurace.

Zapojení přípravku včetně periférií je zobrazeno pod odstavcem, viz (Obr. 41). Centrální místo patří hradlovému poli Spartan6 (1), 7 segmentový displej pro indikaci teploty (2), tlačítka (3) a přepínače (4) pro ovládání a přepínání režimů měření, VGA konektor pro grafický výstup (5), mikro USB port pro napájení a konfiguraci (6), teplotní senzor poskytující teplotu (7), tlačítko reset pro nahrání konfigurace (8).



Obr. 41 – Kompletní zapojení vývojového přípravku

8. Návrh laboratorní úlohy

Kapitola věnující se pouze stručně vytvořené laboratorní úloze z důvodu umístění laboratorní úlohy včetně vypracovaného vzorového protokolu do přílohy.

Cílem práce bylo vytvoření laboratorní úlohy pro přesně číslicové měření teploty. První část laboratorní úlohy obnáší teoretický úvod týkající se polovodičových snímačů teploty. Dalším teoretickým bodem rozebrání teplotního senzoru ADT7420, představení blokového schématu, technické specifikace a režimy, ve kterých může pracovat.

Součástí teplotního senzoru ADT7420 je A/Č sigma-delta převodník, který je představen a vysvětlen v další části teoretického rozboru.

Dalším bodem je představení funkce přípravku, jak pomocí senzoru data číst, nahrávat režimy přepisování registrů, nulování teploty, uložení referenční teploty k porovnávání s poslední naměřenou teplotou.

Dále je popsán grafický výstup. Zobrazování na 7 segmentovém displeji je řešeno v hexadecimální soustavě z důvodu vysokého rozlišení převodníku a pouze čtyř segmentů na displeji (13 bitové rozlišení odpovídá hodnotě 0,0625 °C, 16 bitové odpovídá hodnotě 0,0078 °C).

Druhým grafickým výstupem je monitor propojen připojen VGA konektorem. Je popsána citlivost spodního a horního grafu. Spodní indikuje absolutní hodnotu, která je vykreslována od prvního levého sloupku doprava (v případě, že je kladná). Rozmezí dvou hodnot ve spodním grafu představuje hodnotu 5 °C, tento prostor je rozdělen na čtyři díly. Což znamená, že hodnota posuvu spodního grafu odpovídá hodnotě 1 °C v případě 13 i 16 bitového rozlišení.

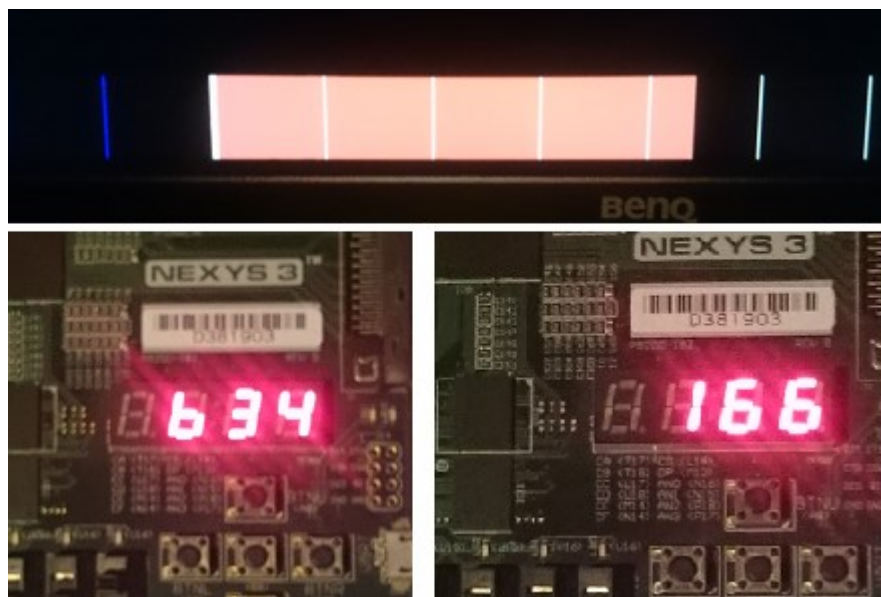
Rozdílné zobrazení pro jednotlivá rozlišení nastává v horní části obrazovky (horní graf). Horní graf slouží pro zobrazení relativní teploty vůči teplotě aktuální. Pomocí tlačítka uložím aktuální hodnotu do registru, vůči kterému je porovnávána aktuální hodnota teploty. To umožňuje pozorovat citlivé změny teploty.



Obr. 42 – Zachycení grafického rozhraní 16 bitového (vlevo) a 13 bitového režimu

To platí zejména pro 16 bitové rozlišení, kterému odpovídá na horním grafu rozmezí 6 °C. Prostřední sloupek (zelený pro 16 bitové rozlišení) koresponduje s uloženou referenční hodnotou. Rozlišení zobrazení je 800x600, to bylo důvodem zobrazení rozmezí 6 °C pro 16 bitový režim, kterému odpovídá 128 hodnot na 1 stupeň (0,0078 °C = 1 bit).

Spodní graf slouží pro orientaci, kvůli nezobrazení desítkové hodnoty na 7segmentovém displeji. Zobrazení pro 13 bitový režim na horním grafu odpovídá 12 °C se středem v polovině, odkud se taky vykresluje aktuální teplota hodnota (vlevo záporná, vpravo kladná).



Obr. 43 – Zachycení teploty odpovídají 22,275 °C (13 bit), 22,406 °C (16 bit)

Dalším bodem je vysvětlení obsluhy přípravku přepínači a tlačítky. K dispozici jsou čtyři přepínače, z toho tři přepínače slouží jako kombinace pro zápis jednotlivých režimů teplotního senzoru. Poslední přepínač v pozici 1 slouží pro čtení hodnoty z teplotních registrů.

Jednotlivé funkce tlačítek jsou následovné. Horní tlačítko slouží pro zápis kombinace z přepínačů. Zapisovat je možno i v režimu čtení. Tohle řešení bylo provedeno z důvodu možnosti senzoru provádět čtení v režimu *one-shot*. Prostřední tlačítko slouží pro centrální reset všech čítačů, VGA, segmentového displeje, a taky pro vymazání uložené teploty z registru. Spodní tlačítko slouží pro resetování senzoru do defaultního režimu (13 bitový kontinuální). To je provedeno zápisem adresy 0x2F do konfiguračního registru. Levé tlačítko slouží pro uložení aktuální teploty do registru (pro vykreslení teplotních rozdílů na horním grafu).

Další částí laboratorní úlohy je průvodce správným zapojením přípravku k desce Nexys3 a propojení pomocí VGA kabelu. Následuje nahrání konfiguračního souboru pomocí programu *Digilent Adept*.

Prvním bodem zadání laboratorní úlohy je proměření teplotní závislosti senzoru na rychlosti komunikace po datové sběrnici pro tři různé typy frekvencí (20 kHz, 100 kHz a hraničních 400 kHz).

Druhým bodem laboratorní úlohy je měření citlivostních změn teploty. K senzoru je přikládána dlaň na vzdálenost 1 cm a 5 cm. Měření probíhá pro 13 i 16 bitový režim a hodnoty jsou odečítány ze segmentového displeje. Součástí této úlohy je pozorování teplotních změn při tření dlaněmi a přiblížení je k senzoru jako v předchozím bodě. Poslední částí druhého bodu je ozáření infračervenou lampou dlaň z bezpečné vzdálenosti za bezpečných podmínek.

Třetí bod testuje reakce senzoru na infračervené záření z rozdílných vzdáleností (přibližující se zdroj). Prvotní vzdálenost je 150 cm, kdy po ustálení teploty senzoru přecházíme na 100 cm a obdobně jako v předchozím bodě, po ustálení přejdeme na hodnotu 50 cm.

Posledním závazným bodem laboratorní úlohy je proměření teplotní závislosti senzoru na přímé působení zdroje infračerveného záření. Infračervená lampa je přiložena k senzoru na vzdálenost 10 cm a zapojena. Každých 5 vteřin je zapsána hodnota aktuální teploty po dobu 65 vteřin. Po uplynutí této doby je zaznamenána poslední hodnota a lampa vypnuta. Nyní každých 15 vteřin sledujeme teplotní pokles po dobu 180 vteřin. Této hodnotě odpovídá předposlední hodnota, další hodnotou je čas, a to v době, kdy teplota klesne na původní. Jsou vypracovány tabulky a grafy, pro analýzu průběhů.

Poslední bodem je dobrovolné vyzkoušení všech možných konfigurací senzoru a otestovat jeho možnosti. Následuje požadavek na zhodnocení výsledků a kontrolní otázky.

9. Závěr

Cílem této práce bylo vytvoření laboratorní úlohy pro přesně číslicové měření teploty. Realizace pro mě byla výzvou, protože jsem v popisném jazyce VHDL neměl dosavadní zkušenosti. Obrovskou pomocí pro mě byl kurz veden panem Ing. Vladimírem Kašíkem PhD, díky němuž jsem dostal nadhled a spatřil potenciál v paralelismu zpracování vstupního signálu. Konfiguraci senzoru ADT7420 se mi podařilo úspěšně realizovat s možností nastavení jednotlivých režimů a využití 16 bitového rozlišení pro pozorování i nepatrných neplotních změn. Senzor sám o sobě v podstatě předurčuje přesné měření teploty. Jedná se o nejpřesnější teplotní senzor firmy *Digilent*, svým rozlišením a přesností $\pm 0,25$ °C.

Testování změn rychlosti komunikace dat po sběrnici proběhlo proto, že jsem objevil na více fórech zmínku o teplotní nestabilitě senzoru ADT7420, a to až několik stupňů. Zajímavostí pro mě je, že v datasheetu senzoru ADT7420 je psaná rychlost komunikace po sběrnici maximálně 400 kHz. Senzor však bez problému komunikoval až do rychlosti 1300 kHz, nevykazoval ani zvýšenou teplotu ani problém se zobrazováním dat. Při frekvenci 1350 kHz však ukazoval přibližně poloviční hodnoty teploty. Při rychlosti komunikace 1400 kHz senzor nevykazoval žádné známky komunikace.

Dosavadní projekt zobrazuje hodnoty teploty v reálném čase, popřípadě poslední uloženou hodnotu v registru. Z hlediska dalšího vývoje by projekt mohl být rozšířen o propracovanější grafický výstup na monitoru, konkrétně vykreslování teplotních změn v čase nebo propojení sériové komunikace s PC pro možnost pracovat s naměřenými daty.

10. Použitá literatura

- [1] PENHAKER, Marek a Jan KUBÍČEK. *Snímače a senzory v biomedicině*. Opava: Slezská univerzita v Opavě, Filozoficko-přírodovědecká fakulta, Ústav fyziky, 2014. ISBN 978-80-7248-943-5.
- [2] ĎAĎO, Stanislav a Marcel KREIDL. *Senzory a měřicí obvody*. Praha: Vydavatelství ČVUT, 1996. ISBN 80-01-01500-9.
- [3] RIPKA, Pavel. *Senzory a převodníky*. Praha: Vydavatelství ČVUT, 2005. ISBN 80-01-03123-3.
- [4] KREIDL, Marcel. *Měření teploty: senzory a měřicí obvody*. Praha: BEN – technická literatura, 2005. Senzory neelektrických veličin. ISBN 80-7300-145-4.
- [5] HRUŠKA, František. *Fyzikální principy, úpravy signálů, praktické použití* [online]. Druhé, rozšířené. Zlín: Univerzita Tomáše Bati ve Zlíně, 2010 [cit. 2017-04-16]. ISBN 978-80-7454-096-7.
- [6] *I2C (Inter-Integrated Circuit) Bus Technical Overview and Frequently Asked Questions* [online]. [cit. 2017-01-04]. Dostupné z: <http://www.esacademy.com/en/library/technical-articles-and-documents/miscellaneous/i2c-bus.html>
- [7] NPX Semiconductors. *I2C-bus specification and user manual* [online]. NPX Semiconductors, 2014 [cit. 2017-01-04]. Dostupné z: http://www.nxp.com/documents/user_manual/UM10204.pdf
- [8] *Nexys3™ Board Reference Manual* [online]. [cit. 2017-01-05]. Dostupné z: https://www.xilinx.com/support/documentation/university/XUP%20Boards/XUPNexys3/documentation/Nexys3_rm.pdf
- [9] *PmodTMP2™ Reference Manual* [online]. [cit. 2017-01-05]. Dostupné z: <https://reference.digilentinc.com/reference/pmod/pmodtmp2/reference-manual>
- [10] *Pmod Modules* [online]. [cit. 2017-01-07]. Dostupné z: <http://store.digilentinc.com/pmod-modules>
- [11] KLEDROWETZ, Vilém. *Vliv rozlišení MDAC na bloky řetězového převodníku AD*. Brno. Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2009. 82 s. Vedoucí diplomové práce Ing. Jiří Háze, Ph.D.
- [12] POSOLDA, František. *Delta sigma A/Č převodník*. České vysoké učení technické v Praze, Fakulta elektrotechnická, 2009. 44 s. Vedoucí bakalářské práce Josef Vedral.
- [13] PEDRONI, Volnei A. *Finite state machines in hardware: theory and design (with VHDL and SystemVerilog)*. ISBN 978-0-262-01966-8.
- [14] PINKER, Jiří a Martin POUPA. *Číslicové systémy a jazyk VHDL*. Praha: BEN – technická literatura, 2006. ISBN 80-7300-198-5.
- [15] PEDRONI, Volnei A. *Circuit design and simulation with VHDL*. 2nd ed. Cambridge, Mass.: MIT Press, c2010. ISBN 978-0-262-01433-5.

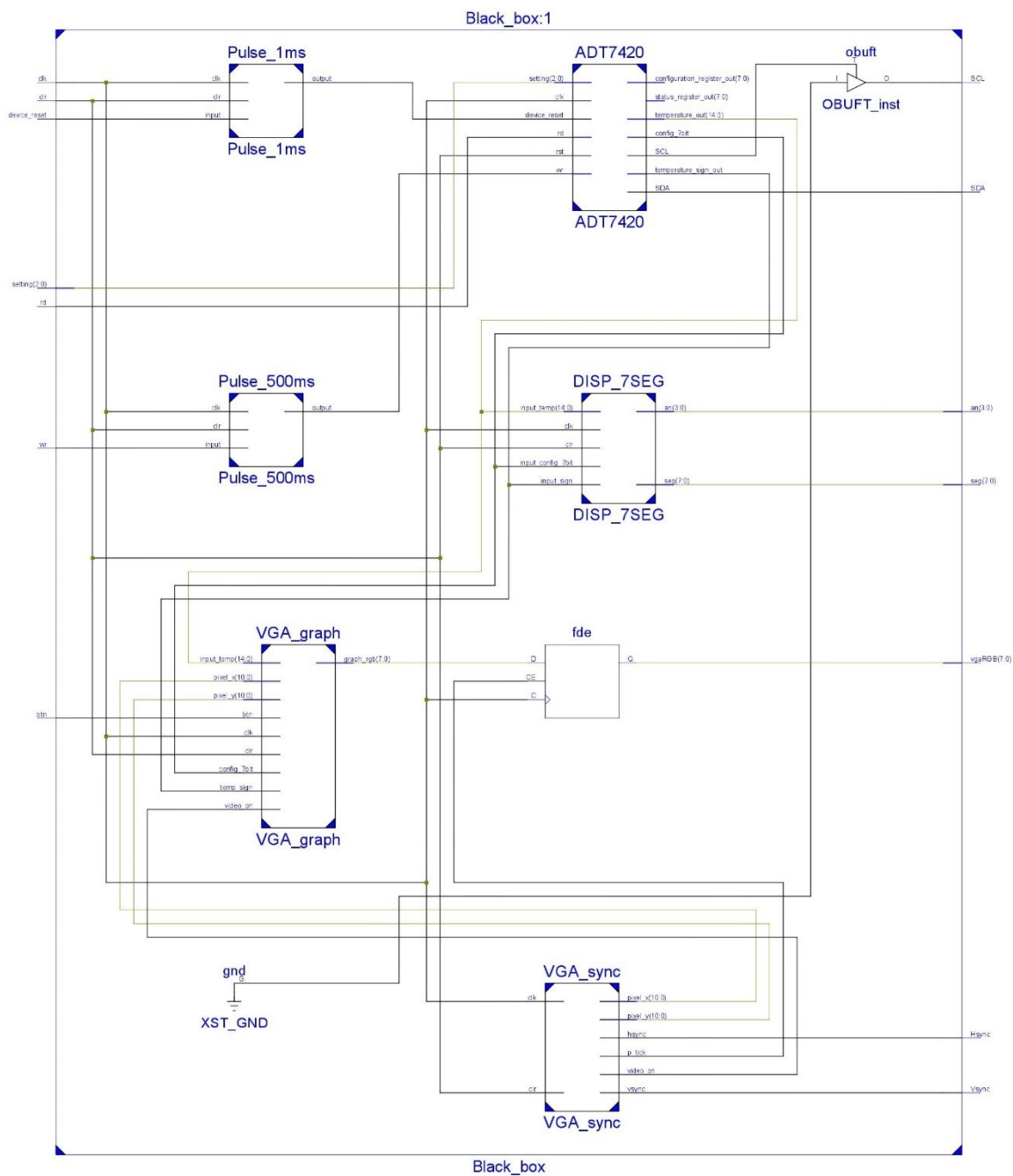
- [16] Digitalizace signálu. *Http://fyzika.jreichl.com/* [online]. [cit. 2017-02-19]. Dostupné z: <http://fyzika.jreichl.com/main.article/view/1355-digitalizace-analogoveho-signalu>
- [17] A/D převodník. In: *Wikipedia: the free encyclopedia* [online]. San Francisco (CA): Wikimedia Foundation, 2001- [cit. 2017-02-20]. Dostupné z: https://cs.wikipedia.org/wiki/A/D_převodník
- [18] *Data Sheet ADT7420* [online]. Analog Devices, 2012 [cit. 2017-02-21]. Dostupné z: <http://www.analog.com/media/en/technical-documentation/data-sheets/ADT7420.pdf>
- [19] VESA Signal 800 x 600 @ 72 Hz timing. *TinyVGA* [online]. [cit. 2017-03-19]. Dostupné z: <http://tinyvga.com/vga-timing/800x600@72Hz>

11. Přílohy

I.	Příloha 1 – Kompletní blokové schéma	44
II.	Příloha 2 – Laboratorní úloha – Měření teploty s modulem PmodTMP2	počet stran 10
III.	Vypracovaná laboratorní úloha pro měření teploty s modulem PmoDTMP2	Obsah CD
IV.	Vytvořený program v software ISE Design Suite 14.7	Obsah CD
V.	Datasheets – použité katalogové listy	Obsah CD
VI.	Beurer IL 11 – Návod k použití infračervené lampy.....	Obsah CD

Obsah přiloženého CD

ZAV0074.pdf	- text bakalářské práce
Prilohy.rar	- složka obsahující podsložky
PmodTMP2	- podsložka s programem pro přípravek Nexys3, PmodTMP2
Datasheets	- podsložka, obsahující potřebnou dokumentaci
Laboratorni	- podsložka zadání laboratorní úlohy, vypracovaná laboratorní úloha
Beurer IL 11	- podsložka s návodem k použití infračervené lampy



Příloha 1 – Kompletní blokové schéma

Příloha 2 – Laboratorní úloha – Měření teploty s modulem PmodTMP2

11.1 Zadání

1. Studium teoretického rozboru, prostudování blokového schématu.
2. Konfigurace rozhraní, seznámení se s přípravkem a možnostmi při měření.
3. Prověření vlivu komunikační rychlosti senzoru.
4. Měření citlivých teplotních změn a citlivosti senzoru.
5. Měření teploty s přibližujícím se infračerveným zdrojem.
6. Prověření linearitu senzoru.

11.2 Použité vybavení

- Vývojové prostředí Xilinx ISE verze 13 a vyšší
- Konfigurační program Digilent Adept
- Vývojová deska Nexys 3
- Modul PmodTMP2 obsahující teplotní senzor ADT7420
- Infračervená lampa Beurer IL11
- Papírová krabička

11.3 Teoretický rozbor

Úvod

Teplota je fyzikální veličinou, velmi bohatou na možnosti a způsoby jejího měření. Existuje celá řada možného dělení snímačů teploty např. podle fyzikálního principu, rozsahu teploty nebo výstupní veličiny předváděnou na teplotu. Konkrétně u polovodičových snímačů teploty je důležitou vlastností koncentrace nosičů elektrického náboje v závislosti na teplotě. V elektrických snímačích se teplota převádí na elektrickou veličinu, která je následně zpracována a vyhodnocena elektrických obvodem teploměru.

Pro výrobu polovodičových monokrystalických senzorů se používají materiály z křemíku, germania, india včetně sloučenin těchto prvků. V průmyslové praxi jsou nejpoužívanější křemíkové senzory teploty v rozsahu od $-50\text{ }^{\circ}\text{C}$ až $150\text{ }^{\circ}\text{C}$.

Monokrystalické Si senzory

Senzor je založen na nevlastním polovodiči typu N s dominantní elektronovou vodivostí. Měrný odpor při $25\text{ }^{\circ}\text{C}$ se odvíjí podle dotační koncentrace od 0,5 až 15-20 (Ohm.cm). Se zvyšující se teplotou dochází k rozptylu nosičů náboje, což zapříčiní jejich menší pohyblivost a rezistivita dotovaného polovodiče narůstá.

Monolitické PN senzory (diodové, tranzistorové)

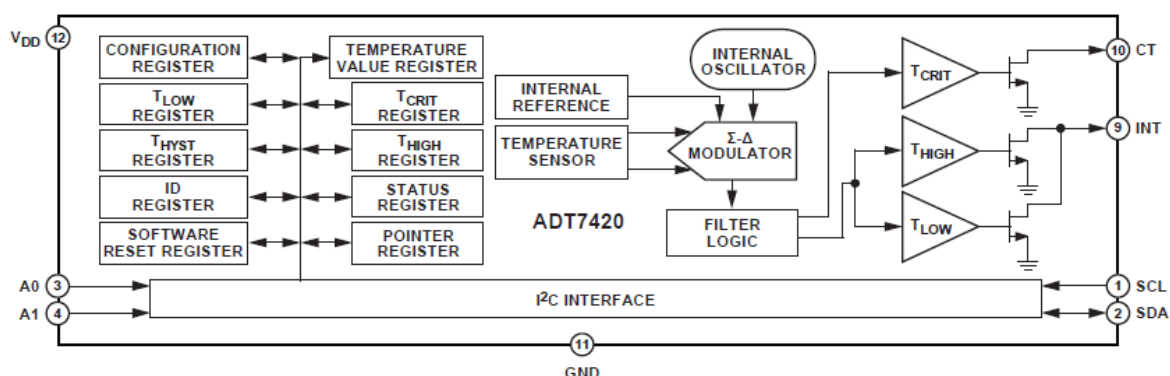
Nejběžnější variantou integrovaných monolitických teplotních senzorů je teplotní závislost napětí PN přechodu v propustném směru. Typických teplotním rozsahem pro integrované teplotní senzory je teplota od $-55\text{ }^{\circ}\text{C}$ do $150\text{ }^{\circ}\text{C}$ s nejistotou měření pohybující se v rozsahu 0,5 % až 2 %.

Monolitické integrované

V dnešní době existuje celá řada integrovaných teplotních čidel, které jsou uzpůsobeny pro co nejširší oblast použití. Monolitický článek tvoří teplotní snímač (PN přechod) a elektronický obvod, který slouží k vyhodnocení a převedení na teplotní údaj. Tyto obvody se vyrábějí v konfiguraci s proudovým nebo napěťovým výstupem.

Používaný senzor

ADT7420 je digitální teplotní senzor, se kterým přišla firma *Analog Devices*. Senzor je dimenzován pro operace v teplotním rozsahu od $-40\text{ }^{\circ}\text{C}$ až do $150\text{ }^{\circ}\text{C}$ s přesností $0,25\text{ }^{\circ}\text{C}$. Rozlišení A/Č převodníku je defaultně nastaveno na třinácti bitů ($0,0625\text{ }^{\circ}\text{C}$). Rozlišení převodníku může uživatel libovolně měnit mezi třinácti a šestnácti bity ($0,0078\text{ }^{\circ}\text{C}$). Senzor disponuje nízkou proudovou spotřebou. Při napájení 3,3V typicky $210\mu\text{A}$ v kontinuálním režimu. V shutdown režimu je typická spotřeba $2\mu\text{A}$. Komunikace s okolím je zajištěna sériovou sběrnici I²C.



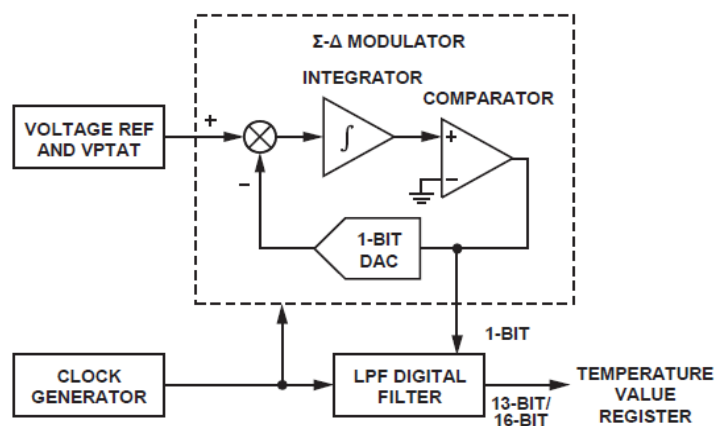
Obr. 44 – Funkční blokové schéma senzoru

Teplotní senzor ADT7420 disponuje čtyřmi pracovními režimy:

- **NORMAL MODE** – Jedná se o defaultní mód, při kterém dochází k automatické konverzní sekvenci, která typicky trvá 240 ms. Při zapnutí senzoru proběhne v první řadě takzvaná rychlá konverze. Jedná se o jedno měření, které trvá 6 ms s přesností $\pm 5^{\circ}$.
- **ONE-SHOT MODE** – Mód, který se využívá při snaze snížení spotřeby proudu. Proběhne jedno měření a senzor se přepne do Shutdown módu.
- **1 SPS MODE** – Mód, kde probíhá jedno měření za vteřinu. Konverze zde trvá typicky 60 ms, senzor poté přechází do stavu nečinnosti po dobu 940 ms.
- **SHUTDOWN** – Při přechodu do Shutdown módu je poslední hodnota zkonvertované teploty uložena do teplotních registrů. Hodnota lze stále číst, avšak neprobíhá žádné další měření.

A/Č převodník

Sigma delta převodník je součástí digitálního teplotního senzoru ADT7420. Jeho defaultní rozlišení je nastaveno na hodnotu 13 bitů s možností rozšíření na 16 bitů. Teplotní senzor generuje napětí, které je porovnáváno s vnitřním referenčním napětím. Výstupní napětí senzoru je digitalizováno pomocí sigma delta modulátoru, jehož výstupem je binární posloupnost s četností určenou frekvencí vzorkovacího hodinového signálu.



Obr. 45 – Sigma delta modulátor

Základem sigma delta převodníku je modulátor a číslicový filtr. Modulátor obsahuje analogový filtr (v nejběžnějším případě integrátor), napěťový komparátor a 1 bitový D/A převodník. Referenční napětí ve zpětnovazební větvi je odečítáno od vstupního analogového signálu. Jejich rozdíl je filtrován integrátorem a porovnán v komparátoru vůči zemi. Výstupem komparátoru je podle polarity rozdílového napětí logická 1 nebo 0 reprezentující bity. Číslicový filtr slouží pro průměrování výstupních bitů z komparátoru. Současně probíhá proces tzv. decimace, při kterém je průměrován vyšší počet vzorků. Příkladem, průměrováním osmi vzorků získáme tři bitové rozlišení, průměrování čtyř vzorků získáme dvou bitové rozlišení. V sigma delta převodnících přísluší průměrné hodnotě signálu jistý časový interval, který je možné měnit nastavením rozsahu číslicového filtru. S tím souvisí takzvaný koeficient převzorkování, který je dán frekvencí vzorkovaného signálu a frekvence čtení číslicového výstupu decimátoru.

11.4 Ovládání přípravku

K ovládání přípravku slouží tři tlačítka a čtyři přepínače. Před připojením senzoru k desce Nexys3 a propojení s monitorem umístěte všechny přepínače na hodnotu 0.

Po připojení senzoru k desce Nexys3 a následné konfiguraci vyberte kombinaci přepínačů požadovaný režim (kombinace přepínačů 2,1,0).

Nahrání režimu – Horní tlačítkem nahrajete požadovaný režim. Změny režimů (kontinuální, one-shot...) lze měnit i v režimu čtení.

Čtení – Pro čtení přepněte přepínač 4 do pozice 1, tím zahájíte vykreslení teploty ve spodním grafu na monitoru a zobrazení teploty na 7 segmentovém displeji.

Software reset – Stiskem spodního tlačítka provedete zápis registru pro software reset, senzor je obnoven do původní režimu (13 bitový kontinuální) a nachází se ve stavu nečinnosti po 240 ms.

Nulování – Pro vynulování teploty vypněte režim čtení a zmáčkněte centrální tlačítko, který smaže teplotu uloženou v registru.

Uložení referenční teploty – Levé tlačítko slouží k uložení aktuální teploty do registru, se kterou je porovnávána aktuální hodnota teploty. Na horním grafu se vykresluje jejich rozdíl. Vykreslení směrem vlevo koresponduje s nižší aktuální teplotou, vykreslení vpravo s vyšší.

Převod teploty – Hodnoty zobrazované na 7 segmentovém displeji jsou v hexadecimální soustavě.

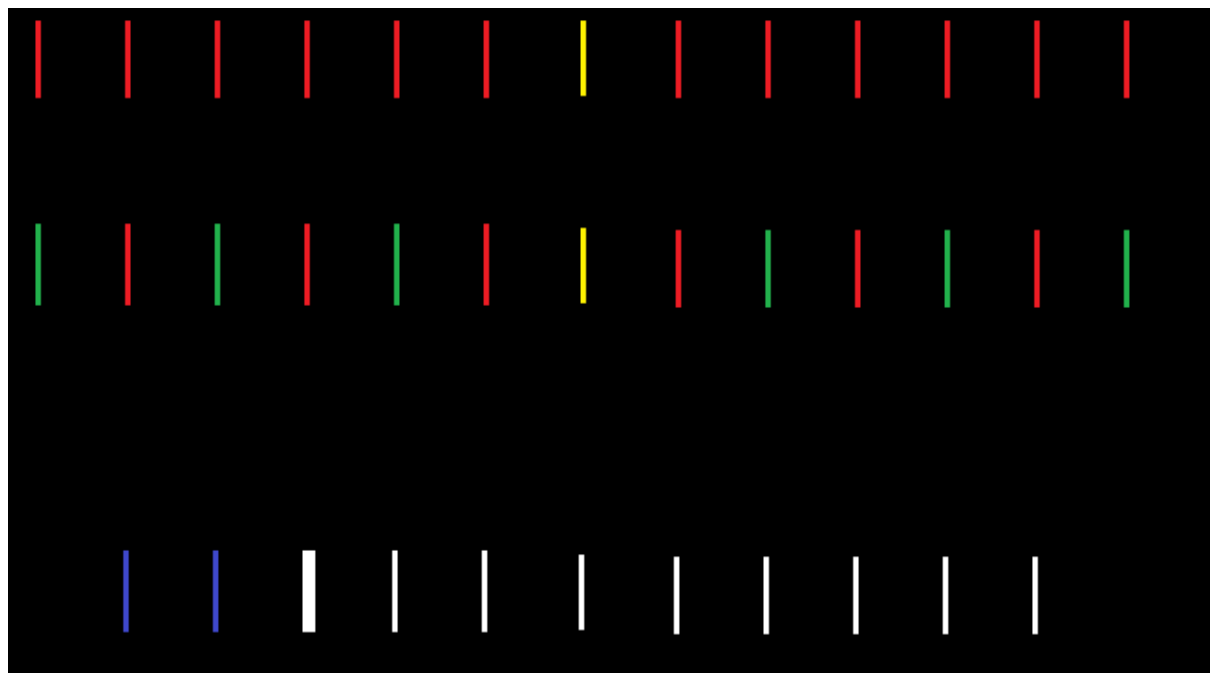
Pro převod 13 bitové teploty převed'te hodnotu do decimální soustavy a následně vydělte 13 (stupeň odpovídá 13 bitům). Pro převod v 16 bitovém režimu hodnotu vydělte 128 (stupeň odpovídá 128 bitům).

VGA výstup – Horní graf

- Při čtení v 16 bitovém režimu odpovídají dílky horní stupnice $\frac{1}{2}$ stupni.
- 1 pixel pak 0,0078 °C
- Při čtení v 13 bitovém režimu odpovídají dílky horní stupnice 1 stupni.
- Rozmezí 6 stupňů na každou stranu

VGA výstup – Spodní graf

- Každý dílek odpovídá pěti stupňům s krokem 1 stupeň



Obr. 46 – Grafické rozhraní

*Červená stupnice odpovídá 13 bitovému rozlišení, zeleno-červená stupnice odpovídá 16 bitovému rozlišení. Žlutý dílek indikuje referenční hodnotu.

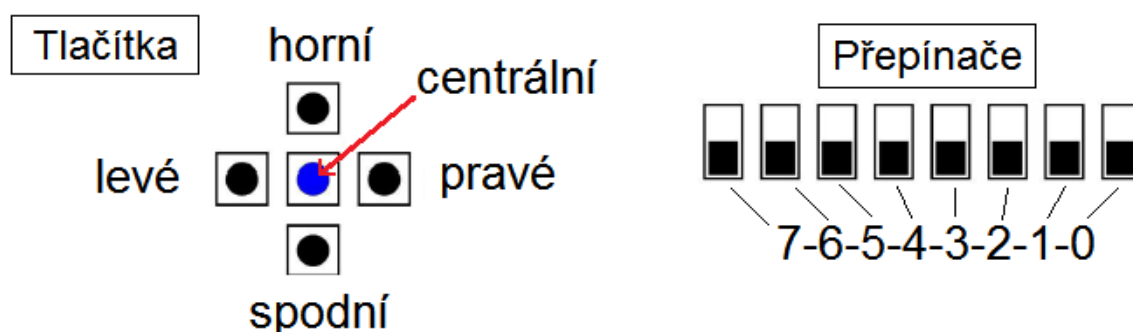
*Spodní vykresluje absolutní teplotu, počátek stupnice indikuje první bílý dílek. Například pro teplotu 25 °C bude vykreslen graf od prvního po pátý dílek na stupnici směrem doprava.

*Stupnice relativní teploty je zobrazena vždy jediná, buď pro 13 nebo 16 bitové rozlišení.

11.4.1 Funkce přepínačů a tlačítek

Přepínače	Stav	Funkce	Tlačítka	Stav	Funkce
Přepínače (2-1-0)	000	Kontinuální 13 bit	Horní		Režim zápisu
Přepínače (2-1-0)	001	Kontinuální 16 bit	Centrální		Nulování teploty
Přepínače (2-1-0)	010	1 SPS 13 bit	Levé		Uložení referenční teploty
Přepínače (2-1-0)	011	1 SPS 16 bit	Spodní		Defaultní reset senzoru
Přepínače (2-1-0)	100	One-Shot 13 bit	Horní		Režim zápisu
Přepínače (2-1-0)	101	One-Shot 16 bit			
Přepínače (2-1-0)	110	Shutdown 13 bit			
Přepínače (2-1-0)	111	Shutdown 16 bit			
Přepínač (4)	1	Režim čtení			

Tab. 5 – Obsluha PmodTMP2



Obr. 47 – Označení přepínačů a tlačítek.

11.5 Pracovní postup

11.5.1 Konfigurace rozhraní

1. Propojte desku Nexys3 pomocí mikro USB s počítačem (USB PROG) a přepněte přepínač POWER na hodnotu ON.
2. Spust'te vývojové prostředí Xilinx ISE. V horní liště klikněte na *File -> Open project* a vyberte složku *PmodTMP2 -> Black_box -> Black_box.xise* a otevřete složku.
3. Ve vývojovém prostředí dvojklikem otevřete entitu *Black_box* a ujistěte se, že na řádce 107, je *data_rate* roven 20 000.

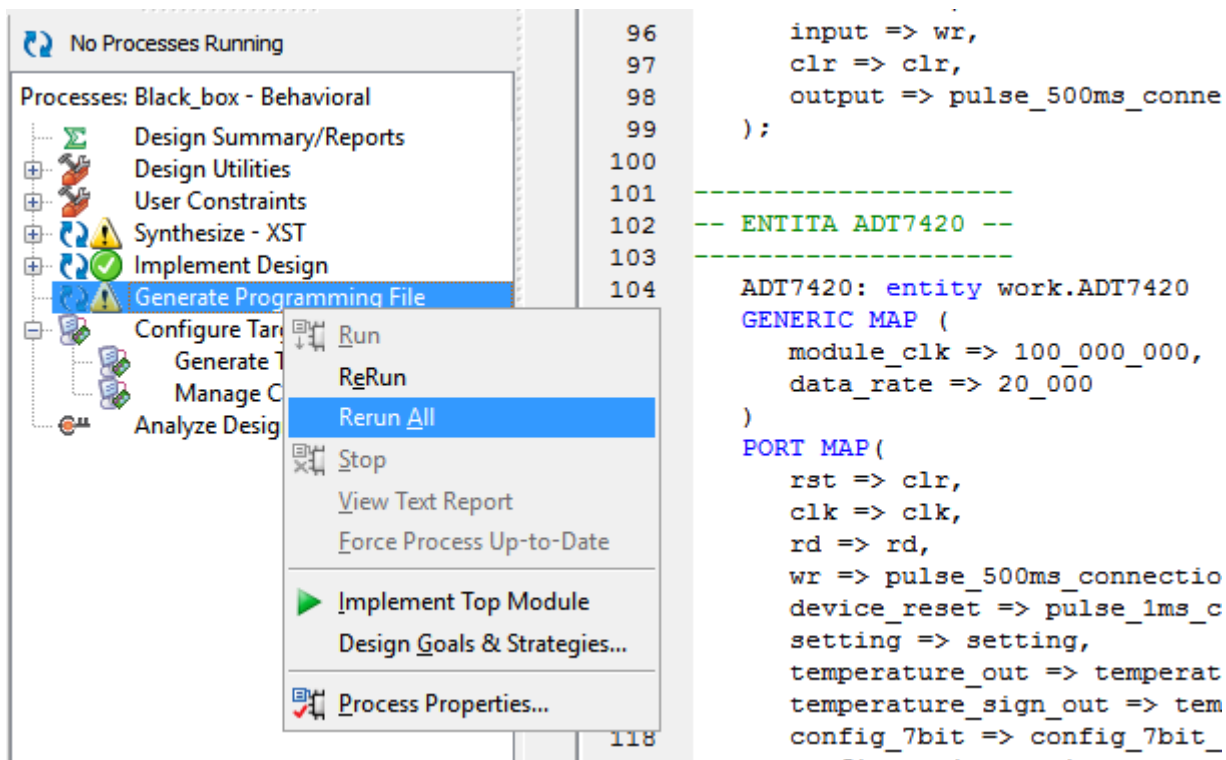
```

101 -----
102 -- ENTITA ADT7420 --
103 -----
104     ADT7420: entity work.ADT7420
105     GENERIC MAP (
106         module_clk => 100_000_000,
107         data_rate => 20_000
108     )

```

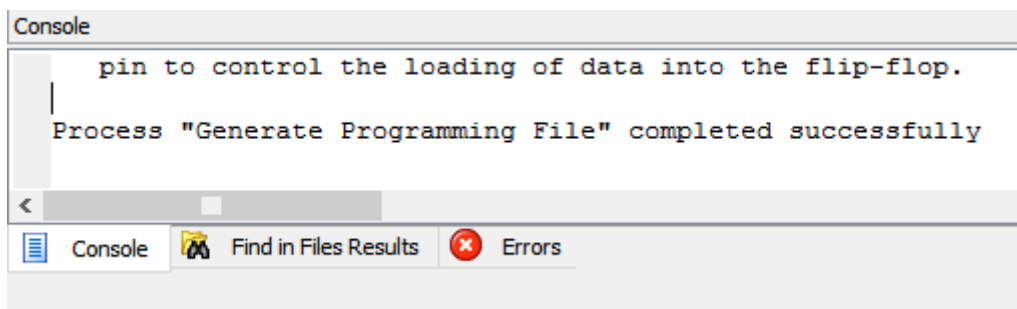
Obr. 48 – Rychlost komunikace po sběrnici I2C

4. V případě, že hodnota data_rate je jiná než 20 000, pak hodnotu na 20 000 nastavte. Dejte si pozor na připsání čárky za hodnotu. Za hodnotou data_rate žádná není.



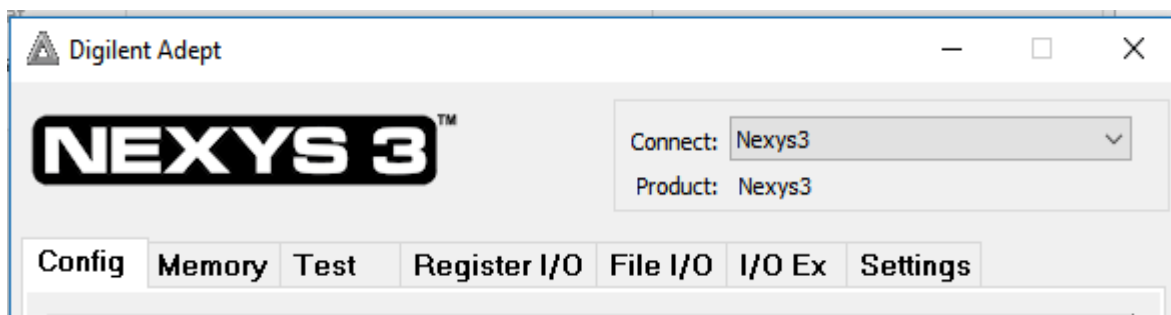
Obr. 49 – Re-generování konfiguračního souboru

5. Poté proběhne syntéza a implementace a následné vygenerování konfiguračního souboru. Ve spodní konzoli programu Xilinx ISE se objeví oznámení úspěšného vygenerování konfiguračního souboru.



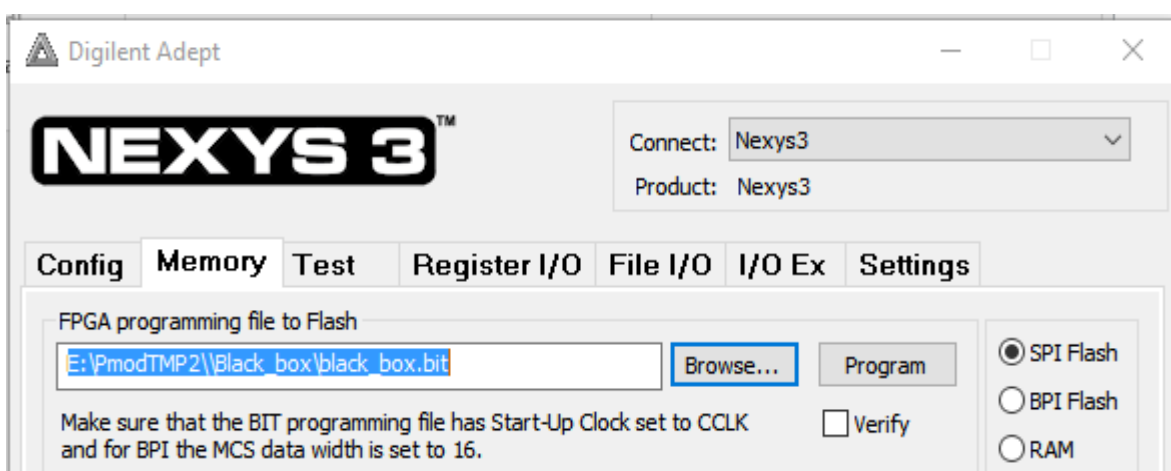
Obr. 50 – Ukončení generování konfiguračního souboru

6. Nyní spusťte program Adept. (Start -> Všechny programy -> Digilent -> Adept). Pokud je deska připojena objeví se název desky v okénku.



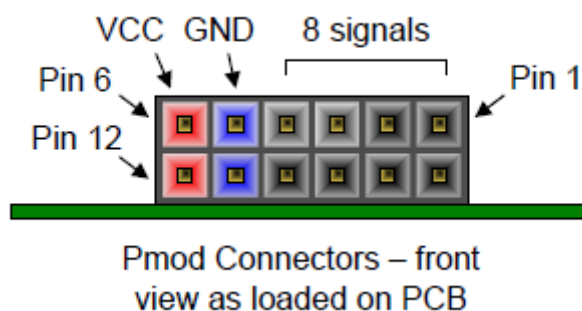
Obr. 51 – Propojení počítače s Nexys3

7. Klikněte na záložku memory, poté vyberte konfigurační soubor bit pomocí tlačítka Browse. Ujistěte se, že máte zatrženo SPI Flash a klikněte na program.



Obr. 52 – Nahrání konfiguračního souboru

8. Vypněte napájení desky pomocí přepínače POWER a propojte desku s monitorem a modulem PmodTMP2. Sběrnice SCL na konektor JA3, sběrnice SDA na konektor JA4.



Obr. 53 – Pmod konektor

11.5.2 Změny rychlosti komunikace senzoru

1. Po připojení periférií desku zapněte. Poté stiskněte červené tlačítko RESET, kterým nahrajete konfigurační soubor. Senzor umístěte do neprůhledné krabičky. Pomocí přepínačů nahrajte kontinuální 16 bitový režim a spusťte měření.

- Hodnoty teploty pozorujte na 7 segmentovém displeji a zapisujte v časech 1 vteřina, 10 vteřin, 30 vteřin, 300 vteřin.
- Po uplynutí 300 vteřin změňte frekvenci komunikace na 100 kHz a měření opakujte. Následně pro 400 kHz. Po proměření poslední frekvence nastavte opět *data_rate* na 20 kHz.
- Vypracujte tabulku.

	Čas [s]			
	1	10	30	300
Frekvence [kHz]	Teplota [°C]			
20				
100				
400				

Tab. 6 – Vzorová tabulka pro změny rychlosti komunikace

11.5.3 Měření citlivostních změn teploty

- Senzor vyjměte z krabičky a položte na stůl. Spustěte v 13 bitovém kontinuálním režimu a počkejte, než se teplota ustálí a hodnotu запиšte. Přiložte dlaň 5 cm nad senzor a po dobu 15 vteřin sledujte průběh teploty. Výslednou teplotu запиšte.
- Opět nechte ustálit teplotu senzoru a poté přiložte dlaň zhruba centimetr nad senzor po dobu 15 vteřin, výslednou teplotu запиšte. Měření opakujte pro 16 bitový kontinuální režim.
- Opět nastavte 13 bitové kontinuální měření a dlaněmi třete proti sobě po dobu 10 vteřin. Poté přiložte 5 cm nad senzor po dobu 15 vteřin. Měření opakujte pro vzdálenost 1 cm, následně 16 bitový režim pro obě vzdálenosti.
- Práce s infračervenou lampou, pracujte s ní dle pokynu v návodu použití!**
- Nechte ustálit teplotu senzoru a hodnotu запиšte. Poté zapojte infračervenou lampu do zásuvky.
- Po dobu 60 vteřin nechte působit infračervené záření na vaši dlaň ve vzdálenosti 60 cm. Měření proveďte pro 13 i 16 bitový režim ve vzdálenosti 1 a 5 cm jako v předchozích bodech.
- Naměřené hodnoty zapisujte, následně vypracujte tři tabulky.

	Čas [s]			
	1	10	30	300
Frekvence [kHz]	Teplota [°C]			
20				
400				
1200				

Tab. 7 – Vzorová tabulka pro měření citlivostních změn

11.5.4 Přímé působení infračerveného záření – růst teploty s přibližujícím se zdrojem

1. Nyní nastavte kontinuální měření v 16 bitovém rozlišení. Počkejte na ustálení teploty a hodnotu zapište.
2. Po ustálení teploty nastavte levým tlačítkem referenční teplotu. Nyní ze vzdálenosti 150 cm nechte působit infračervené záření na senzor. Po ustálení teploty (zastavení růstu horního grafu) zapište přesnou hodnotu teploty.
3. Infračervenou lampu přibližte na vzdálenost 100 cm a měření opakujte do ustálení. Zapište hodnotu a uložte novou referenční hodnotu teploty. Lampu přibližte na vzdálenost 50 cm a měřte do ustálení. Poté lampu vypněte.
4. Vypracujte tabulku.

	Počáteční	Vzdálenost [cm]		
		150	100	50
Teplota [°C]				

Tab. 8 – Vzorová tabulka pro přibližující se zdroj

11.5.5 Přímé působení infračerveného záření – pozorování teplotních změn konstantní vzdálenosti

1. Nechte teplotu senzoru ustálit na okolní, teplotní senzor přibližte k infračervené lampě na vzdálenost 10 cm.
2. Připravte si stopky. Přepněte režim na 16 bitový ONE-SHOT. Po ustálení teploty levým tlačítkem uložte referenční hodnotu.
3. Zapište ustálenou hodnotu teploty a poté zapněte infračervenou lampu. Každých 5 vteřin stiskněte horní tlačítko pro čtení a odečtěte přesnou hodnotu teploty.
4. Měřte po dobu 60 vteřin, hodnoty zapisujte každých 5 vteřin. Po změření poslední hodnoty, zapisujte každých 15 vteřin klesající hodnotu do doby 180 vteřin, další zapsaná hodnota bude až původní ustálená hodnota.
5. Vypracujte tabulku, kterou vynesete do grafu. Hodnoty v barevných polích jsou stejné.

Čas [s]	Počáteční	5	10	15	20	25	30
Teplota							
Čas [s]	35	40	45	50	55	60	65
Teplota							

Tab. 9 – Zdroj infračerveného záření – vzdálenost 10 cm

Čas [s]	Počáteční	15	30	45	60	75	90
Teplota							
Čas [s]	105	120	135	150	165	180	Čas ustálení
Teplota							

Tab. 10 – Průběh po vypnutí zdroje infračerveného záření

11.5.6 Vyzkoušejte ostatní režimy teplotního senzoru

- One-shot
- 1SPS
- Shutdown

11.5.7 Zhodnoťte výsledky

11.6 Kontrolní otázky

1. Popište princip sigma-delta převodníku.
2. Co u sigma delta převodníku ovlivňuje jeho rozlišení?
3. Popište jednotlivé režimy přípravku PmodTMP2 a případné využití.
4. Zaznamenali jste změny při 13 a 16 bitovém rozlišení?
5. Jaká je typická doba konverze teploty přípravku PmodTMP2?